

UNIVERSITE DE SHERBROOKE
Faculté de génie
Département de génie mécanique

**Calcul du coefficient de constriction du flux thermique dans une matrice
d'interconnexions en micro-électronique**

Mémoire de maîtrise
Spécialité : génie mécanique

Morgane AUTRET

Jury : Julien SYLVESTRE (directeur)
David DANOVITCH
Mikhail V. SORIN

Résumé

La modélisation du flux thermique à travers une matrice d'interconnexions par éléments finis inclut de manière générale la modélisation complète d'au moins un élément d'interconnexion dans son intégralité. Ce procédé de discrétisation numérique étant très couteux en temps, des modèles mathématiques prenant en compte la géométrie de l'interconnexion et les propriétés des matériaux permettent de remplacer l'interconnexion et l'éventuel matériaux de remplissage par une couche équivalente homogène afin de diminuer le temps de calcul. Ces formules introduisent un paramètre appelé paramètre de constriction qui aide à représenter la résistance thermique due à la constriction du flux par l'élément d'interconnexion.

Cependant, en comparant les modèles simplifiés aux modèles avec une modélisation complète de l'interconnexion, il est apparu que les résultats numériques obtenus présentent des écarts. Il en a donc été déduit que les formules pour calculer le paramètre de constriction n'étaient pas les mieux adaptées pour les géométries complexes des éléments d'interconnexions qu'il fallait représenter pour ce projet.

Ce projet de maîtrise présente l'influence sur les simulations des différents paramètres géométriques (épaisseur de l'interconnexion, volume de l'élément d'interconnexion, densité du maillage défini par le nombre d'éléments d'interconnexions, présence d'un défaut d'alignement entre les deux parties à connecter) et des matériaux (différence de conductivité entre l'élément d'interconnexion et le matériau de remplissage).

Mots clés : Gestion de la température en électronique, Modélisation, Modèle mathématique, Microélectronique

Remerciements

Je tiens à remercier mon directeur de recherche Julien Sylvestre qui m'a accompagné lors mon projet de maîtrise recherche. Il m'a permis de découvrir de nouveaux domaines, de me perfectionner dans d'autres et m'a conseillé tout au long du projet.

Je veux également remercier IBM qui a soutenu ce projet financièrement et en mettant à ma disposition toutes les ressources dont j'avais besoin pour mener mon projet à bien.

Je remercie également mes collègues du 3IT qui m'ont accompagnée et conseillée durant mes études et particulièrement Papa Momar Souaré et Mamadou Kabirou Touré.

Table des Matière

<u>RESUME</u>	<u>2</u>
<u>REMERCIEMENTS</u>	<u>3</u>
<u>TABLE DES MATIERE</u>	<u>4</u>
<u>LISTE DES FIGURES</u>	<u>5</u>
<u>LISTE DES TABLEAU</u>	<u>6</u>
<u>LISTE DES SYMBOLES ET DES ACRONYMES</u>	<u>7</u>
1. SYMBOLES	7
2. ACRONYMES	7
<u>1. INTRODUCTION</u>	<u>8</u>
<u>2. OBJECTIF / PROBLEMATIQUE</u>	<u>11</u>
<u>3. HYPOTHESES ET QUESTION DE RECHERCHE</u>	<u>14</u>
<u>4. REVUE DE LITTERATURE</u>	<u>16</u>
4.1. ASSEMBLAGE FLIP-CHIP	16
4.2. MASS REFLOW	17
4.3. THERMOCOMPRESSION	17
<u>5. MODELISATION</u>	<u>20</u>
5.1. GEOMETRIE	20
5.2. CONDITIONS AUX LIMITES	21
5.3. TUBE DE FLUX	22
5.4. PARAMETRE DE CONSTRICTION	24
5.4.1. SURFACES NON PLANES AVEC PLUSIEURS POINTS DE CONTACT.	25
5.4.2. GEOMETRIE SIMPLE	25
5.4.3. LIMITES DE CES MODELES	26
<u>6. AUTOUR DE L'ARTICLE</u>	<u>30</u>
<u>7. ARTICLE</u>	<u>32</u>
<u>8. DISCUSSION</u>	<u>47</u>
<u>9. CONCLUSIONS ET PERSPECTIVES</u>	<u>48</u>
<u>10. BIBLIOGRAPHIE</u>	<u>53</u>
<u>ANNEXE 1 : VALIDATION DU REGIME ASYMPTOTIQUE POUR LA TAILLE MAILLAGE</u>	<u>56</u>

Liste des figures

Figure 1-1 : Loi de Moore [1]	8
Figure 2-1 : Exemple de composant pouvant être assemblé par méthode flip-chip [5]	12
Figure 2-2 : Schéma du flux thermique dans une interconnexion	12
Figure 4-1 : Méthode "Flip-Chip" [11]	16
Figure 4-2 : Les différentes étapes de la thermocompression	18
Figure 4-3 : Évolution de la température durant l'assemblage par thermocompression	18
Figure 4-4 : Vue de coupe de défauts pouvant apparaître, a) « nonwet », b) pont, c) microbille [20]	19
Figure 5-1 : Maillage du domaine incluant le C4 généré par PACK puis importé dans ANSYS APDL	21
Figure 5-2 : Assemblage par thermocompression	22
Figure 5-3 : Flux thermique ($W.mm^{-2}$) selon la direction Z après la résolution par ANSYS APDL	23
Figure 5-4 : Maillage du domaine avec la couche équivalente généré par PACK puis importé dans ANSYS APDL	24
Figure 5-5 : Schéma du flux pour une surface imparfaite [7]	25
Figure 5-6 : Géométrie des surfaces en contact [9]	26
Figure 5-7 : Différence de température entre le modèle complet avec C4 et le modèle avec la couche équivalente	27
Figure 5-8 : Ajout de matière par rapport à un tube	28
Figure 5-9 : En gris la surface de contact et en bleu la surface totale	29
Figure 5-10 : En pointillé, le cylindre parfait, utilisé pour calculer ε , de même volume que le C4	29
Figure 8-1 : Différence de température entre le modèle complet avec C4 et le modèle avec la couche équivalente	47
Figure 9-1 : Image C4 [33]	49
Figure 9-2 : a) Représentation d'une bille de brasage sur son pad, b) Les différentes couches qui composent le pad [34]	50
Figure 9-3 : Montage expérimental pour mesurer la résistance thermique de l'assemblage	51
Figure 9-4 : Photo de fluxmètre thermique [35]	52
Figure 9-5 : Photo de thermocouple [36]	52
Figure 11-1 : Flux thermique ($W.mm^{-2}$) selon la direction X après la résolution par ANSYS APDL	57

Liste des tableau

<i>Tableau 5-1 : Paramètres utilisés pour l'obtention de la figure 5.7.....</i>	<i>28</i>
<i>Tableau 11-1 : Variation taille maillage parallélépipédique (en dehors du box maillé plus finement), en X et Y</i>	<i>56</i>
<i>Tableau 11-2 : Variation taille maillage parallélépipédique (en dehors du box maillé plus finement), en Z.....</i>	<i>56</i>
<i>Tableau 11-3 : Variation taille des éléments dans Surface Evolver (éléments dans le box maillé finement qui inclut le C4)</i>	<i>57</i>

Liste des symboles et des acronymes

1. Symboles

R résistance thermique totale

Ψ paramètre de constriction

A_c aire de contact

k_L conductivité du laminé

k_D conductivité de la puce

k_{sj} conductivité du matériau d'interconnexion

e épaisseur du matériau d'interconnexion

R_u résistance de «l'underfill»

δ épaisseur de l'interconnexion

k_i conductivité du matériaux d'interconnexion

R_c résistance thermique de constriction

R_{eq} résistance de la couche équivalente

R_{mat} résistance du matériau d'interconnexion plus de «l'underfill»

R_t résistance totale de l'assemblage

Q flux thermique

ΔT différence de température

ε rapport entre l'aire de la surface totale et l'aire de la surface de contact

α rapport entre la conductivité de «l'underfill» et la conductivité du matériau de connexion

2. Acronymes

C4 Control Collapse Chip Connection

BGA Ball Grid Array

FEA Finite Element Analysis

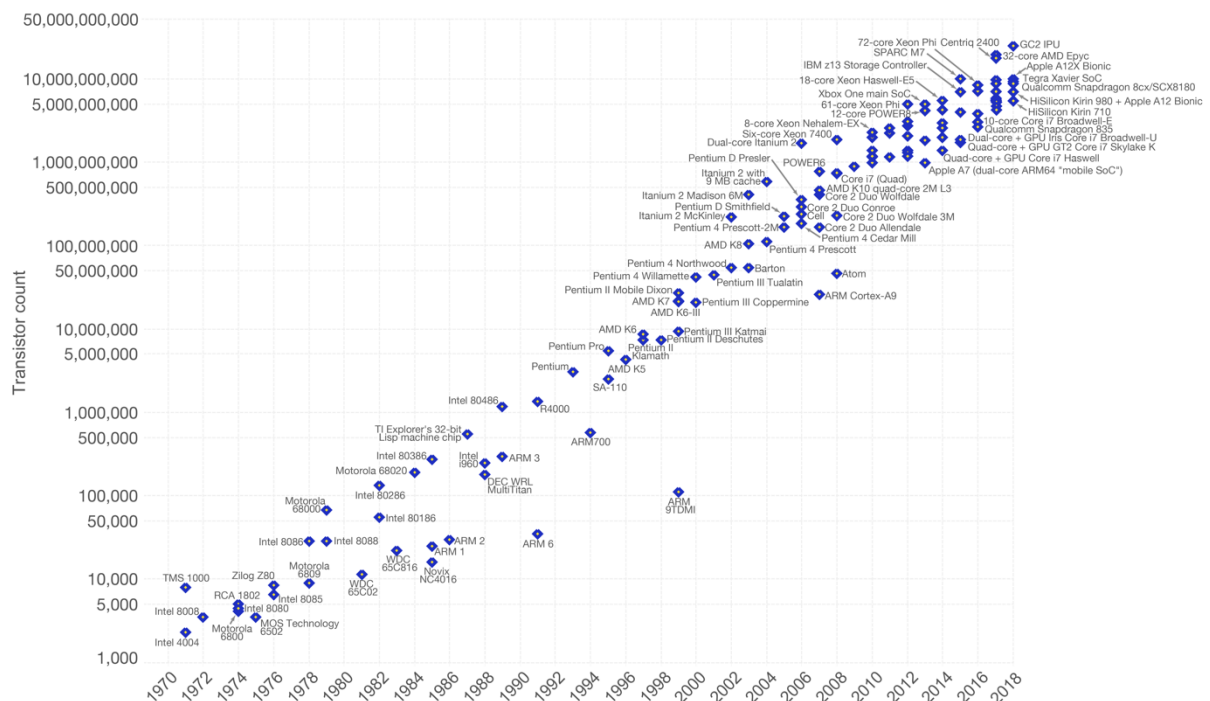
1. Introduction

Depuis les débuts de la microélectronique, la puissance de calcul des ordinateurs et autres équipements nécessitant des composants électroniques a augmenté tout en s'accompagnant d'une réduction de leur volume. Cela a été rendu possible par la miniaturisation des divers composants. Cette augmentation quasi constante depuis les débuts de la recherche en électronique a été constatée et illustrée par Gordon Moore dès 1965 avec la loi qui porte son nom (Figure 1.1). Cette loi prévoyait la multiplication par deux, tous les deux ans, de la densité d'intégrations des transistors.

Depuis les années 2005 / 2006, les temps de développement et de qualification des nouveaux procédés de production, nécessaires à cette miniaturisation, ont augmentés, provoquant un ralentissement des évolutions et une inflexion de la courbe par rapport aux prévisions de la loi de Moore.

Moore's Law – The number of transistors on integrated circuit chips (1971-2018)

Moore's law describes the empirical regularity that the number of transistors on integrated circuits doubles approximately every two years. This advancement is important as other aspects of technological progress – such as processing speed or the price of electronic products – are linked to Moore's law.



Data source: Wikipedia (https://en.wikipedia.org/wiki/Transistor_count)

The data visualization is available at [OurWorldinData.org](https://www.ourworldindata.org). There you find more visualizations and research on this topic.

Licensed under CC-BY-SA by the author Max Roser.

Figure 1-1 : Loi de Moore [1]

On peut également noter que la connaissance du comportement thermique des composants électroniques est un sujet primordial, en effet les composants électroniques produisant de la

chaleur lors de leur fonctionnement (effet Joule [2]), l'augmentation de la densité de transistors pour une même surface produit une augmentation de la chaleur dissipée en fonctionnement. La loi de Moore se traduit donc également par un besoin accru de dissipation thermique et par conséquent un besoin croissant de refroidissement de l'ensemble pour assurer son bon fonctionnement.

La miniaturisation des composants et le besoin de miniaturiser les assemblages de façon générale ont amené à développer de nouvelles méthodes d'interconnexion, telle que la méthode « flip-chip » ou puce retournée. Cette technique consiste à retourner et connecter une puce à un autre élément via des microbilles métalliques connues souvent sous le nom C4 (« Control Collapse Chip Connection »). Cette technique permet de superposer plusieurs composants au lieu de devoir les implémenter côte à côte, permettant ainsi de pouvoir positionner plus de composants sur une même surface. La superposition de composants réduit également les surfaces où des échanges thermiques avec l'extérieur de l'assemblage sont possible ce qui rend le refroidissement de l'assemblage plus difficile.

Les principales techniques existantes permettant d'effectuer un assemblage « flip-chip » sont :

- La méthode « classique » d'assemblage par refusion « mass reflow »,
- La méthode de thermocompression conventionnelle.

D'autres méthodes de thermocompression utilisant des températures d'assemblage plus faibles sont en cours de développement [3] [4].

L'augmentation du nombre de composants pouvant être implémentés sur une même surface grâce à la miniaturisation, additionné avec la superposition des composants, rend la gestion de la température dans un assemblage de plus en plus critique.

La gestion de la dissipation thermique lors des assemblages est donc primordiale afin de permettre la mise au point des procédés d'assemblage des nouvelles générations de puces. La connaissance de la thermique des assemblages peut se faire soit par tests soit par modélisation numérique. La disponibilité de modèles numériques qualifiés, aussi simplifiés que possibles afin de réduire les temps de modélisation et de calcul, est donc un enjeu important en microélectronique.

Ce projet de recherche a été effectué au sein de l'université de Sherbrooke en partenariat avec la chaire IBM Bromont (Québec), Canada. Il porte sur la modélisation par élément finis d'un joint de soudure afin d'obtenir une méthode pour calculer le paramètre de constriction d'un flux thermique dans une matrice d'interconnexion.

2. Objectif / problématique

Pour le moment, la mise au point des processus d'assemblage des différentes puces se fait par essais sur prototypes afin d'identifier les paramètres permettant d'obtenir les meilleurs taux de réussite d'assemblage. Les paramètres recherchés étant : la température et la durée de chauffe, la durée de compression ainsi que le choix des matériaux composants l'assemblage. Afin de limiter ces coûts de mise au point, l'utilisation d'un modèle numérique de l'assemblage permettant sa simulation, donne ainsi la possibilité d'identifier les meilleurs paramètres avant de les tester au réel, réduisant ainsi le temps de développement, et donc le coût de mise au point. Un modèle permettant de représenter les joints de soudure est nécessaire pour obtenir un modèle représentatif. Ce modèle pourra aussi servir à la modélisation de joint de soudure pour étudier des cas de chauffe, de refroidissement et de cyclage thermique lorsque l'assemblage est en cours d'utilisation.

Si lors d'un assemblage par « mass reflow » tout l'assemblage est chauffé à la même température, lors d'un assemblage par thermocompression, les différentes parties ont des températures différentes. Les échanges thermiques se font par la tête de thermocompression (chauffant le composant supérieur), le support d'assemblage (maintenu à température constante) et les pertes thermiques au niveau des bords de l'assemblage. La mise au point d'un assemblage consiste à déterminer les températures nécessaires pour fusionner les billes d'interconnexion sans endommager les composants électroniques de la puce.

Cependant, la modélisation discrétisée précise d'un joint de soudure, et par conséquent d'une matrice d'interconnexion complète, est très coûteuse en temps. En effet, la modélisation d'un seul élément d'interconnexion, composé d'environ 60 000 éléments finis, prend environ 2 heures sur un serveur de calcul dédié. Dans le cadre de ce projet, j'ai utilisé le serveur de calcul mmts11, situé au C2MI de Bromont (2 CPU de 6 cœurs, Intel Xeon X5670 à 2.93GHz soit 12 cœurs pour une capacité de 99Go). La figure 2.1 représente un composant à assembler par la méthode flip-chip [5], on peut voir que les billes qui permettront la connexion à un autre composant ont été déposés. Cette puce contient plusieurs centaines d'interconnexions. Il faut donc compter plusieurs jours de calcul sur un tel serveur de calcul pour une seule configuration d'assemblage.

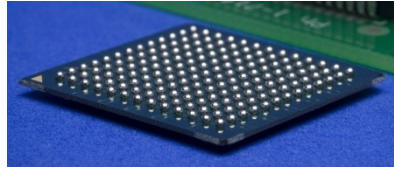


Figure 2-1 : Exemple de composant pouvant être assemblé par méthode flip-chip [5]

Il est donc avantageux de modéliser les assemblages par des géométries plus simples ou de les remplacer par une couche homogène équivalente. Le modèle du tube de flux permet ce remplacement à l'aide d'une formule calculant la résistance équivalente du joint de soudure et de «l'underfill» en prenant en compte la constriction du flux thermique au travers du joint de soudure [6].

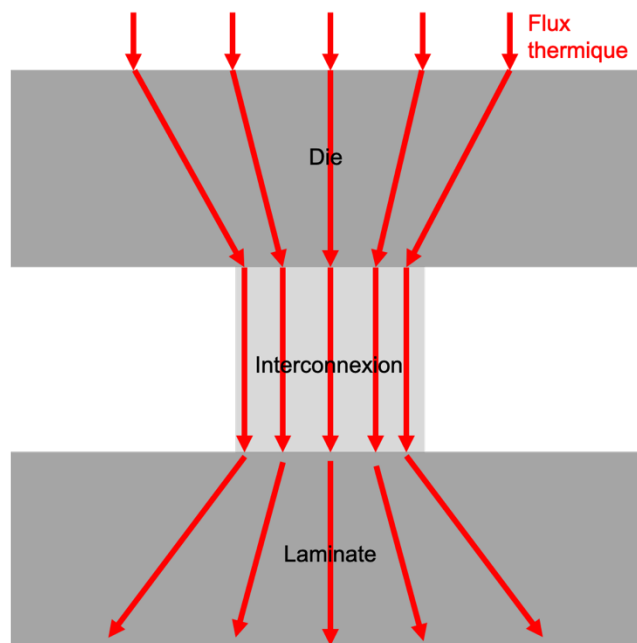


Figure 2-2 : Schéma du flux thermique dans une interconnexion

Le phénomène de constriction du flux apparaît lorsque l'aire de la section de passage du flux thermique se réduit comme représenté sur la figure 2.2. Les formules disponibles dans la littérature actuelle [7] [8], calculent le paramètre de constriction en prenant en compte les paramètres géométriques de l'élément d'interconnexion. Le paramètre de constriction permet de représenter l'augmentation de la résistance thermique créée par la diminution de la section de passage du flux thermique. Le paramètre est ensuite inclut dans la formule permettant le calcul de la résistance thermique (2.1) de la couche constituée de «l'underfill» et du matériau d'interconnexion, où ψ est le paramètre de constriction, A_c l'aire de contact, k_L la conductivité du laminé, k_D la conductivité de la puce et k_{sj} la conductivité du matériau

d'interconnexion. Ce phénomène et les études précédentes sur le sujet sont décrits avec plus de détails dans le paragraphe 5.4.

$$R = \frac{\psi}{\sqrt{A_c}} \cdot \left(\frac{1}{k_L} + \frac{1}{k_D} \right) + \frac{e}{k_{sj}A_c} \quad (2.1)$$

Les modèles (analytiques ou empiriques) existants pour ce calcul ne sont cependant pas adaptés à la géométrie complexe ou à l'échelle dimensionnelle d'un joint de soudure (voir 5.4.3) et des différences de températures de plusieurs pourcents sont observées entre les modèles complets et les modèles simplifiés.

L'objectif de ce projet de recherche a donc été de trouver l'influence de différents paramètres sur le calcul de la résistance thermique équivalente en faisant varier le paramètre de constriction, seul paramètre inconnu pour ce calcul.

3.Hypothèses et question de recherche

Le choix des paramètres à étudier a été basé sur les paramètres pris en compte dans les formules déjà présentes dans la littérature. Ces paramètres permettent de décrire la géométrie d'un joint d'interconnexion. L'importance de la présence d'un « underfill » sera également étudiée en modifiant sa conductivité afin de pouvoir déterminer son influence éventuelle.

Les paramètres liés aux caractéristiques géométriques de l'assemblage étudié sont :

- Épaisseur de «l'underfill»,
- Volume du matériau d'interconnexion,
- Densité de présence des joints d'interconnexion,
- Ajout d'un offset afin de modéliser une erreur d'alignement.

Un paramètre lié aux caractéristiques physiques du matériau a également été étudié :

- Rapport entre la conductivité du matériau d'interconnexion et la conductivité de «l'underfill».

Tous ces paramètres peuvent être étudiés en modélisant un seul élément d'interconnexion, cela permet de simplifier le modèle et de limiter le temps de calcul nécessaire à sa résolution. Ce modèle simplifié est représentatif des éléments au cœur de l'assemblage pour ces éléments les conditions aux limites sont en effet toutes identiques (en considérant des conditions adiabatiques aux limites avec les autres joints d'interconnexion). Il est à noter que ce modèle n'est pas représentatif pour les éléments en bord d'assemblage, ce point pourra faire l'objet de recherches ultérieures.

Pour étudier l'influence de chaque paramètre, le même modèle sera lancé plusieurs fois en changeant uniquement le paramètre étudié dans cette étude.

Les résultats obtenus ont montré que tous ces paramètres, à l'exception de l'ajout d'un offset, influent sur le paramètre de constriction.

Les résultats présentés dans l'article qui compose ce mémoire pourront permettre d'établir une formule prenant en compte tous les paramètres étudiés dans ce projet. Cette formule permettra d'obtenir plus rapidement un paramètre de constriction permettant de calculer la

résistance thermique de la couche équivalente composée de «l'underfill» et du matériau d'interconnexion. Le modèle constitué avec la couche équivalente pouvant être résolu en environ 3 minutes en utilisant un serveur de calculs dédié. En effet, les éléments pyramidaux plus petits et donc plus nombreux qui étaient nécessaires pour représenter la bille d'interconnexion ont été remplacés par des éléments parallélépipédiques. La diminution du nombre d'élément et la disparition de la nécessité d'interpoler les valeurs à la frontière entre deux éléments de tailles et de géométries différentes avec des nœuds qui ne sont pas forcément en contact permet de réduire le temps de calcul. Cette formule permettrait de réduire considérablement le temps de calcul total pour un assemblage complet et rendrait possible dans un contexte industriel le test des paramètres thermiques de la liaison grâce à une modélisation.

4. Revue de littérature

Avant de créer le modèle, il est nécessaire de déterminer les éléments devant être représentés, les phénomènes physiques devant impérativement être modélisés et les interactions entre les éléments qui seront présents dans le modèle numérique. Cette section présente le procédé flip-chip et ses différentes mises en pratique, en particulier la thermocompression qui sera la principale source pour la création du modèle informatique. La création du modèle numérique sera discutée ultérieurement dans la partie 5. Modélisation.

4.1. Assemblage flip-chip

Les assemblages flip-chip permettent l'assemblage de deux composants via une couche de billes métalliques parsemées, comme des Controlled Collapse Chips Connection (C4). Les deux composants à assembler sont préalablement préparés avec les billes de C4 et le dépôt d'un flux de brasure afin d'éviter l'oxydation des soudures. Les deux composants sont ensuite positionnés et l'ensemble est chauffé afin de permettre la fusion des billes métalliques opposées par paires, comme représenté sur la figure 4.1 [9] [10].

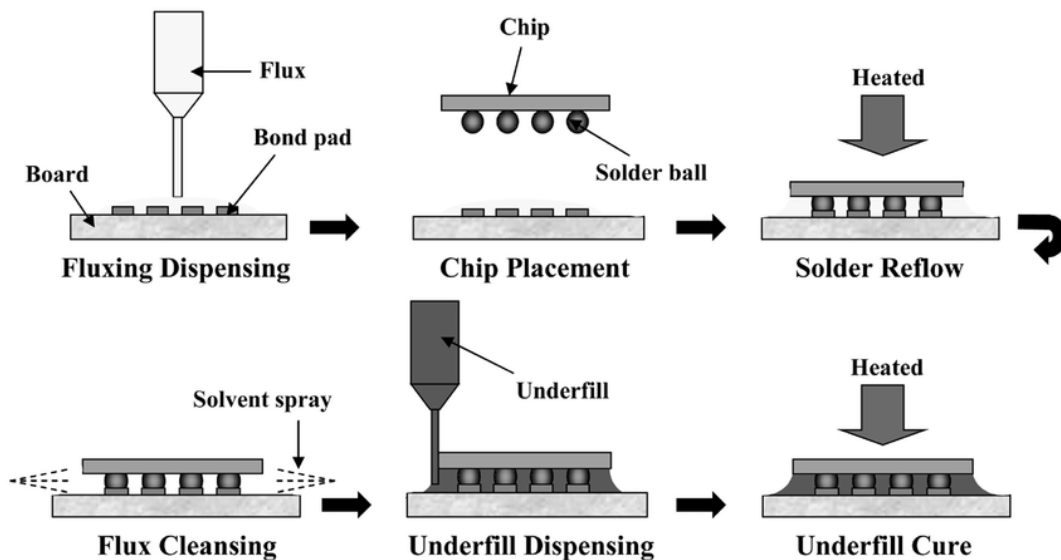


Figure 4-1 : Méthode "Flip-Chip" [11]

Le même principe peut être appliqué pour fixer des composants sur un circuit intégré. Dans ce cas, les billes de soudure sont généralement de dimension plus importante, ce système d'assemblage est appelé Ball Grid Array (BGA) [12].

4.2. Mass reflow

La méthode d'assemblage par refusion « mass reflow » consiste à placer les deux éléments de la pièce à assembler l'un sur l'autre dans un four, l'ensemble est alors chauffé jusqu'à atteindre la température de fusion des C4. Cependant, les différences de coefficients d'expansion thermique des différents composants à assembler peuvent engendrer des défauts de coplanarité ou d'alignement des C4 opposés [13]. De plus les parties inférieures et supérieures n'étant pas maintenues ensemble durant l'assemblage, d'autres défauts d'alignements et de coplanarité peuvent apparaître [14]. Si, pour des pas d'interconnexions importants, les défauts d'alignement peuvent parfois être corrigés, les nouvelles techniques d'interconnexions 3D requièrent des pas d'interconnexions pouvant descendre jusqu'à quelques microns [15]. C'est pour pallier ces problèmes que la technique d'assemblage par thermocompression a été mise au point [16].

4.3. Thermocompression

Lors de l'assemblage par thermocompression, l'ensemble est chauffé grâce à la tête de thermocompression que l'on vient appliquer sur la surface supérieure de la puce. Sur la figure 4.1, on peut observer les différentes étapes de l'assemblage par thermocompression. La tête de thermocompression est mise en contact avec l'ensemble, elle est ensuite chauffée à la température permettant l'assemblage, puis vient appliquer une pression sur l'assemblage pour une durée suffisante pour garantir la fusion des C4, la pression est maintenue jusqu'au refroidissement de la pièce afin de maintenir l'alignement, la figure 4.2 montre la courbe de température durant l'assemblage [17].

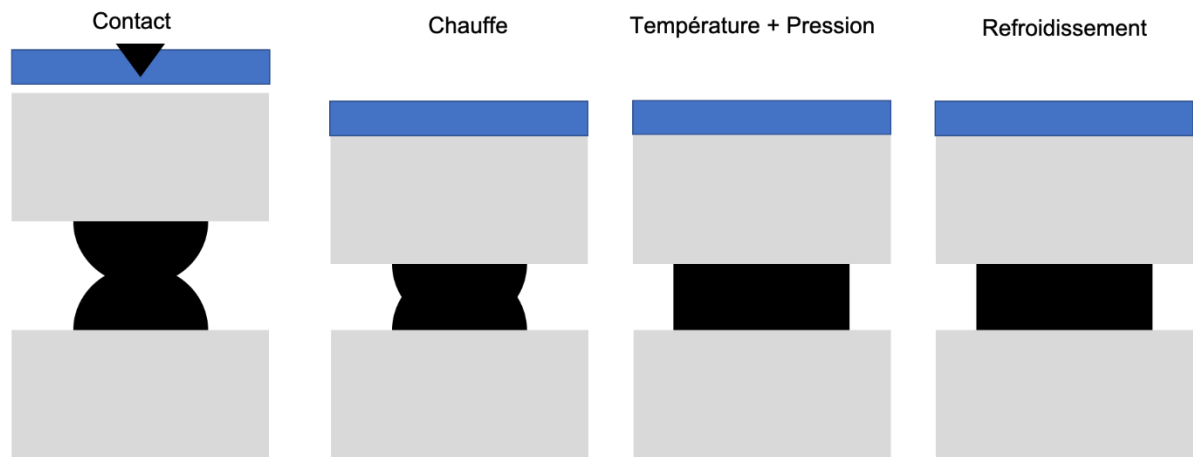


Figure 4-2 : Les différentes étapes de la thermocompression

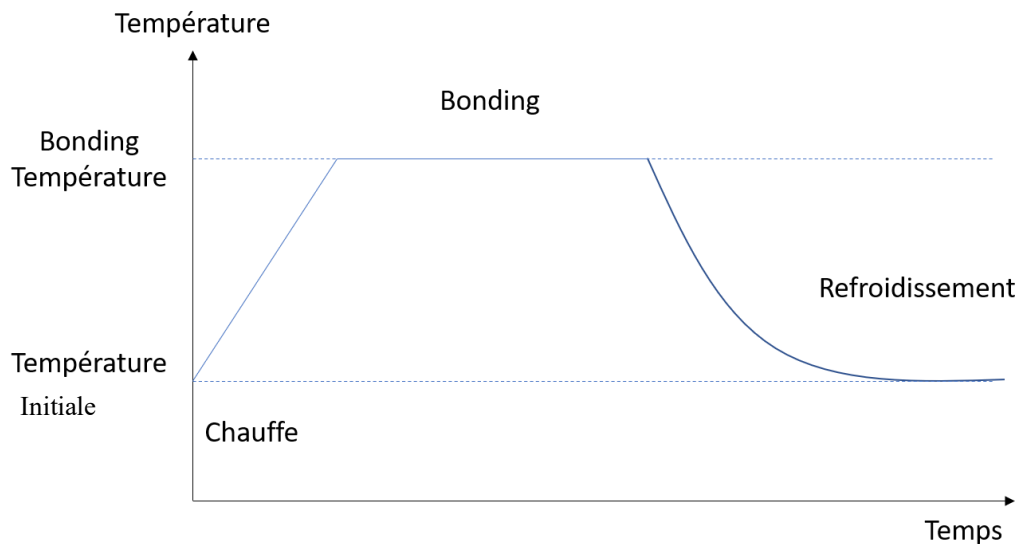


Figure 4-3 : Évolution de la température durant l'assemblage par thermocompression

La pression appliquée sur l'ensemble permet de réduire les défauts de planéité entre les deux composants à assembler [18]. De plus, les deux parties sont positionnées l'une par rapport à l'autre à l'aide de la tête de thermocompression. En effet, la partie inférieure de l'assemblage est fixe, mais la tête de thermocompression est mobile pour venir saisir la partie supérieure de l'assemblage, les défauts de positionnement sont donc réduits à la précision de la machine. La thermocompression a aussi l'avantage de permettre l'utilisation «d'underfill» non-flow ou pré-appliqué [19].

Cependant, contrairement au mass reflow, où il est possible d'assembler un grand nombre d'ensembles (la limite du nombre d'assemblages simultanés est donnée par le volume du four),

la thermocompression ne permet d'assembler qu'un nombre réduit de pièces car il faut venir positionner la puce et le substrat ensemble pour pouvoir les assembler.

Certains défauts peuvent apparaître lors de l'assemblage par thermocompression.

- Si la quantité de matériaux d'interconnexion n'est pas assez importante, s'il y a contamination par «l'underfill» ou si la température de fusion n'est pas atteinte par tous les composants, des absences de fusion appelés « nonwet » peuvent apparaître,
- En cas de défaut de positionnement ou d'une distance trop faible entre deux interconnexions, un pont peut se former lors de l'assemblage,
- Si les billes d'interconnexions sont soumises à des déformations trop importantes, elles peuvent se séparer d'une partie de leur matière afin de réduire l'énergie de surface, cette énergie est liée à la température et à la pression imposées sur l'assemblage.

La figure 4.4 représente des vues en coupe des différents défauts qui peuvent apparaître.

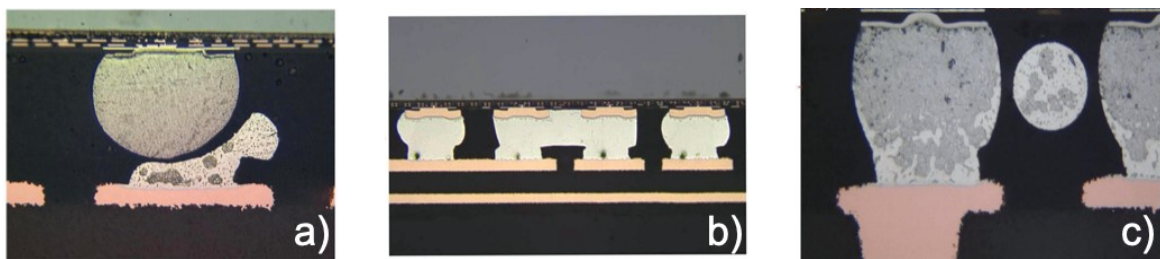


Figure 4-4 : Vue de coupe de défauts pouvant apparaître, a) « nonwet », b) pont, c) microbille [20]

5. Modélisation

Dans l'objectif d'étudier le paramètre de constriction, il est nécessaire d'établir un modèle numérique de l'assemblage en prenant en compte le flux thermique afin d'obtenir la température en différents points de l'assemblage. Les composants représentés géométriquement dans le modèle seront la puce, le laminé, le C4 et «l'underfill». La tête de thermocompression est représentée par un flux thermique imposé sur la surface supérieure de la puce et le support de thermocompression est représenté par une température fixe imposée sur la surface inférieure du laminé.

Ces choix permettent de réduire le nombre d'éléments à représenter et simplifient ainsi le modèle, cependant d'autres études ont fait le choix de représenter l'intégralité du système d'assemblage. [21] [22].

Ainsi que présenté dans la partie 3. Hypothèses et question de recherche, il a été choisi de représenter un seul élément considéré situé au centre de l'assemblage avec une seule valeur de flux imposée. Modéliser l'intégralité de la tête de thermocompression pourrait permettre de déterminer les températures en différents points de la tête de thermocompression pour ainsi modéliser l'assemblage de plusieurs joints d'interconnexions.

5.1. Géométrie

Les différentes parties du domaine à modéliser sont le laminé, la puce, «l'underfill» et le C4. Le logiciel PACK peut être utilisé pour créer ces différentes parties [23]. Le laminé, la puce et «l'underfill» sont des formes géométriques simples, ce sont de simples parallélépipèdes. La géométrie sphérique des C4 les rend plus compliqués à modéliser. Pour cela, on vient créer une section avec un maillage de forme différente et avec des éléments plus petits. Dans cette section on vient créer la géométrie du C4 (voir figure 5.1) à l'aide du logiciel Surface Evolver [24].

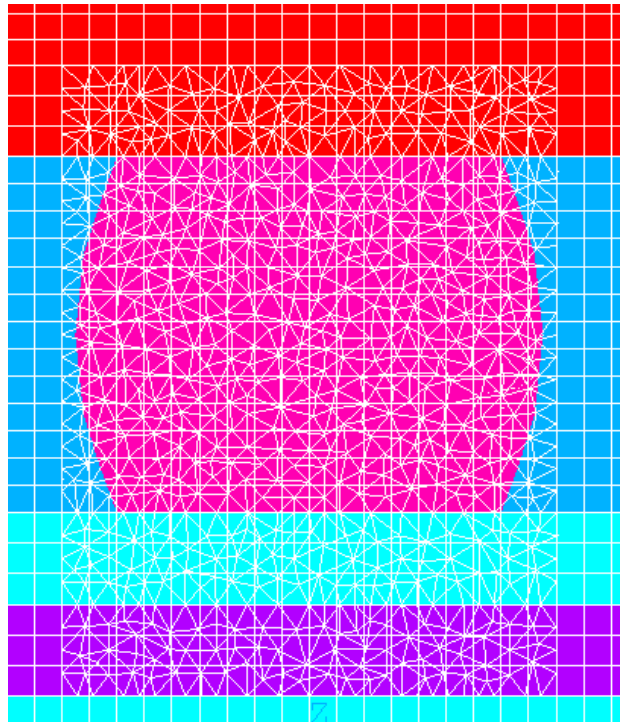


Figure 5-1 : Maillage du domaine incluant le C4 généré par PACK puis importé dans ANSYS APDL

En choisissant la précision du maillage au-delà de laquelle la précision des résultats devient asymptotique, le temps de maillage et de calcul pour un seul C4 est de l'ordre de 5 minutes. Les puces à modéliser pour l'assemblage par thermocompression pouvant compter plusieurs milliers de C4, il n'est donc pas envisageable de tous les modéliser. Afin de pouvoir modéliser l'ensemble dans des délais plus courts, il est possible d'utiliser un modèle numérique appelé tube de flux dans lequel on vient remplacer le C4 et «l'underfill» par une couche homogène équivalente représentant les deux [8].

5.2. Conditions aux limites

Bien que la méthode de modélisation utilisant le tube de flux puisse être utilisée dans de nombreuses situations, dans le cadre de ce projet de recherche, ce procédé devait initialement être appliqué pour modéliser le phénomène de thermocompression. Les conditions aux limites qui ont été appliquées pour le modèle utilisé sont donc représentatives de ce procédé.

La tête de thermocompression vient appliquer une température qui varie au cours du temps et isotherme sur toute sa surface. Elle peut être modélisée comme une matrice de flux de

chaleur appliqué sur la surface supérieure de la puce à assembler. Le stage de la machine de thermocompression est chauffé à une température qui reste constante durant toute la durée de l'assemblage. Il est donc possible de faire la modélisation numérique du domaine avec une température constante appliquée sur toute la surface à l'interface avec le stage comme condition limite. Les côtés de la puce étant exposés à l'air ambiant à l'intérieur de la cabine de la machine de thermocompression, des conditions limites de convection naturelle sur les bords permettent de représenter le phénomène, la figure 5.2 résume les différents paramètres.

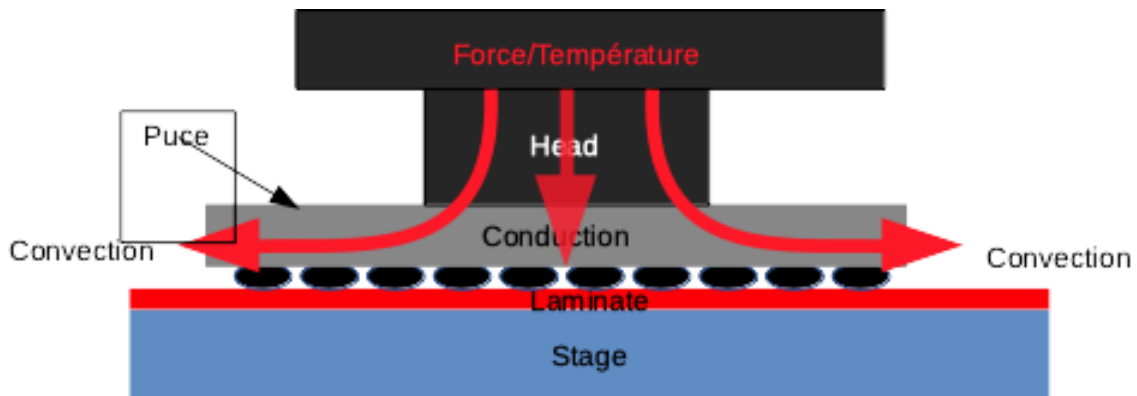


Figure 5-2 : Assemblage par thermocompression

5.3. Tube de flux

La résistance liée à la couche (en sandwich entre la puce et le laminé) comprenant le joint de soudure et «l'underfill» peut être décomposée en trois composantes : la résistance due au matériau du joint de soudure, la résistance due au matériau de «l'underfill» et la résistance liée à la constriction du flux thermique. En effet, la résistance thermique du C4 étant beaucoup plus faible que celle de «l'underfill», le flux de chaleur aura tendance à favoriser le passage par le C4, comme schématisé sur la figure 5.3. La figure 5.3 a été obtenue avec les paramètres suivant :

- Conductivité de la puce et du laminé : 150 W/(m.K)
- Conductivité du matériau d'interconnexion : 390 W/(m.K)
- Conductivité de «l'underfill» : 0.26 W/(m.K)
- Épaisseur de la puce et du laminé : $50 \mu\text{m}$
- Épaisseur de «l'underfill» et du matériau d'interconnexion : $55 \mu\text{m}$
- Diamètre de la surface de contact entre le matériau d'interconnexion et la puce ou le laminé : $50 \mu\text{m}$

- Longueur et largeur de la puce et du laminé : 200 μm
- Volume du solder joint : 107,992 μm^3
- Température imposée sur le laminé : 373K
- Flux thermique imposé sur la puce : 9.78 W.mm^{-2}

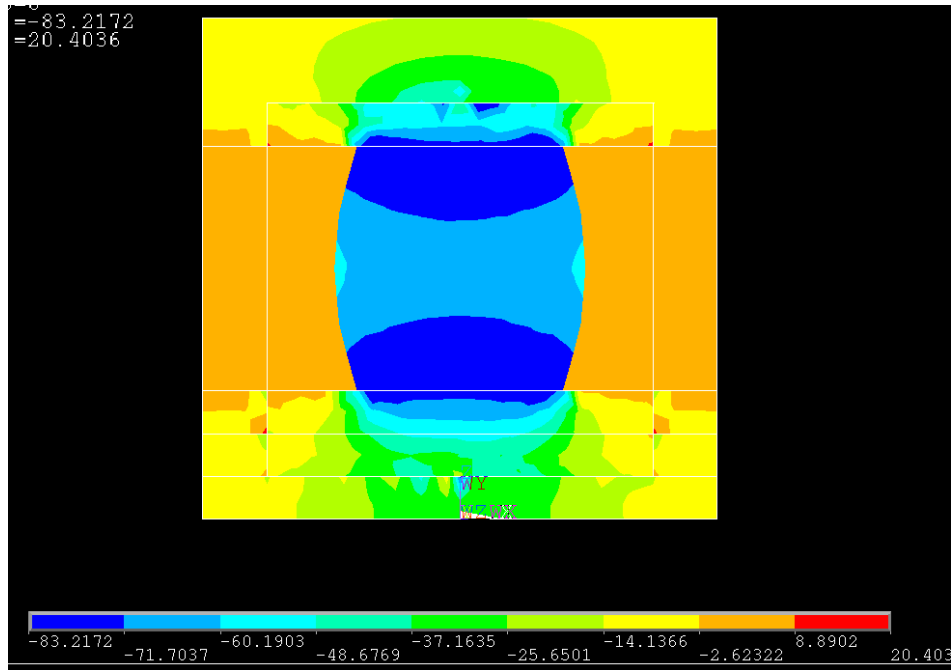


Figure 5-3 : Flux thermique (W.mm^{-2}) selon la direction Z après la résolution par ANSYS APDL

Le modèle du tube de flux est un modèle qui permet de calculer la résistance thermique équivalente pour le C4 et «l'underfill» en prenant un compte la constriction du flux thermique. Il est possible de substituer le maillage coûteux en temps du C4 par une seule couche composée d'éléments finis hexaédriques linéaires ou quadratiques, plus rapides à créer et à résoudre avec ANSYS APDL. La figure 5.4 présente le résultat de cette substitution : le maillage fin et complexe de la figure 5.1 a été remplacé par des éléments hexaédriques.

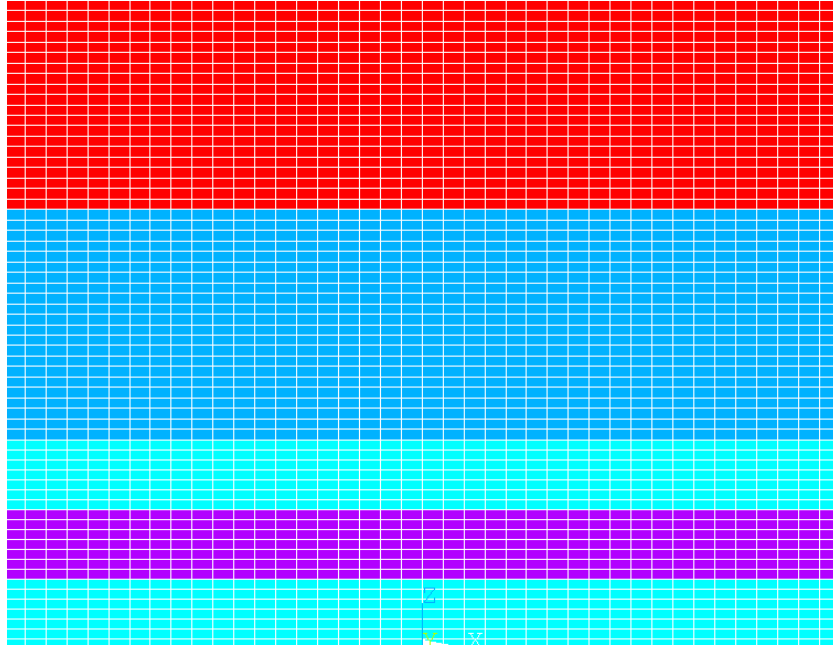


Figure 5-4 : Maillage du domaine avec la couche équivalente générée par PACK puis importé dans ANSYS APDL

Cette méthode a été utilisée dans de nombreux travaux afin de simplifier les modèles et de réduire le temps de calcul [25][26][27][28].

La taille des éléments influant sur la précision du modèle, l'Annexe 1 présente la validation du régime asymptotique.

5.4. Paramètre de constriction

Le phénomène que l'on peut observer sur la figure 4.3 peut être représenté par l'introduction d'un paramètre ψ appelé paramètre de constriction [8]. La résistance totale R de l'élément d'interconnexion est donnée par la formule 5.1, où ψ est le paramètre de constriction, A_c l'aire de contact, k_L la conductivité du laminé, k_D la conductivité de la puce et k_{sj} la conductivité du matériau de soudure [8]. La première partie de l'équation représente la résistance thermique liée à la constriction du flux et la deuxième partie la résistance thermique de l'élément d'interconnexion lié à sa géométrie et aux propriétés du matériau qui le compose.

$$R = \frac{\psi}{\sqrt{A_c}} \cdot \left(\frac{1}{k_L} + \frac{1}{k_D} \right) + \frac{e}{k_{sj} + A_c} \quad (5.1)$$

5.4.1. Surfaces non planes avec plusieurs points de contact.

Dans le cas particulier de deux surfaces planes en contact avec un état de surface imparfait (plusieurs surfaces en contact qui n'ont pas la même aire), comme montré sur la figure 4.4, la première étude, de M. M. Yovanovich et V. W. Antonetti [8] donne la formule 5.2 pour le calcul d'un ψ moyen, où R_u représente la résistance du contact, δ l'épaisseur de l'interconnexion, k_i la conductivité du matériau, D la largeur d'une interconnexion moyenne et d la largeur moyenne au point de contact.

$$R_u = \frac{4\delta}{k_i(D^2 + d^2)} \quad 5.2$$

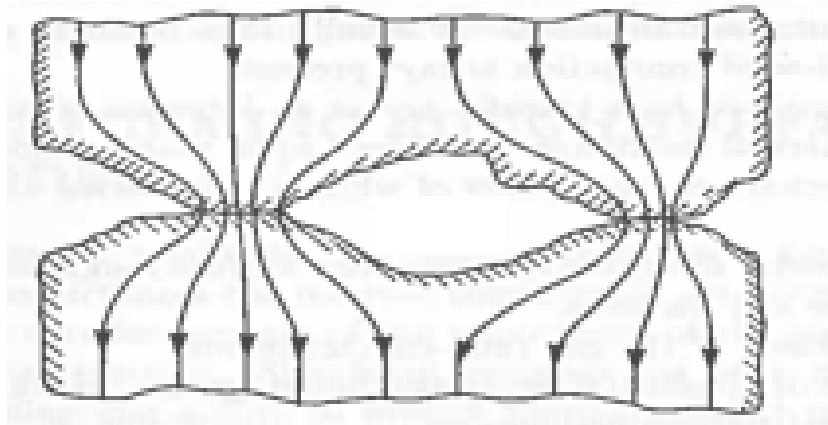


Figure 5-5 : Schéma du flux pour une surface imparfaite [7]

5.4.2. Géométrie simple

Une seconde étude, de M. K.J. Negus, M.M. Yovanovich et J. V. Beck [9], étudie des géométries de contact plus proches de la géométrie d'un C4, avec un tube ou un parallélépipède entre deux disques ou deux autres parallélépipèdes, comme montré sur la figure 4.5. Les auteurs utilisent la définition donnée dans l'Eq. 1. En connaissant le flux thermique appliqué sur l'ensemble et en mesurant la différence de températures entre les deux extrémités, ils en déduisent la résistance thermique R_c , et peuvent ensuite l'utiliser pour calculer ψ .

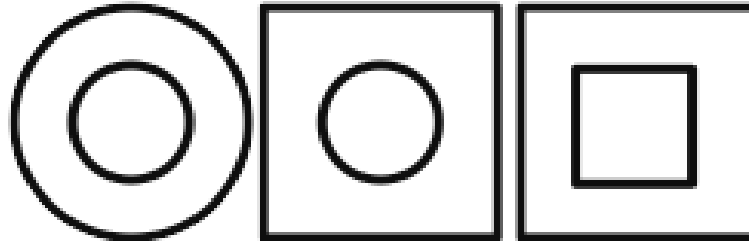


Figure 5-6 : Géométrie des surfaces en contact [9]

En utilisant, la formule 4.1 pour calculer plusieurs valeurs de ψ , l'article propose plusieurs formules, fonctions de ε , le ratio entre la surface de la puce ou du laminé et celle de la surface de contact avec le tube, spécifique pour chaque géométrie de surfaces en contact étudiées dans l'article.

A partir des différentes formules calculées dans les différents cas, les auteurs arrivent à la formule 5.3, valable pour toutes les géométries décrites dans l'article, où R_{sj} représente la résistance totale de la couche d'interconnexion, ψ le paramètre de constriction, A_c l'aire de contact entre le matériau d'interconnexion et les matériaux à connecter, k_L la conductivité du laminé, k_D la conductivité de la puce, k_{sj} la conductivité du matériau d'interconnexion.

$$R_{sj} = \frac{\psi}{\sqrt{A_c}} \left(\frac{1}{k_L} + \frac{1}{k_D} \right) \frac{e}{k_{sj} A_c} \quad (5.3)$$

5.4.3. Limites de ces modèles

Cependant ces études prennent en compte des géométries simples ou simplifiées pour leurs calculs. Les valeurs obtenues pour le calcul de la résistance de la couche équivalente ne donnent pas des résultats suffisamment proches des résultats obtenus avec les modèles complets. La figure 5.7 montre la différence de température en % entre le modèle complet avec C4 et le modèle avec une couche équivalente dont la résistance a été calculée à l'aide de la formule 5.1. Les paramètres utilisés pour obtenir la figure 5.7 sont décrits dans le tableau No. 1 de l'article. Les températures comparées sont celles à l'extrémité supérieure de la puce, sur laquelle le flux de chaleur est imposé. On peut observer des différences de température de plus de 7 % lorsque l'on étudie une géométrie éloignée de celle d'un tube en ajoutant plus de matière (40 % de volume de matière ajoutée par rapport au tube comme représenté sur la figure 5.8).

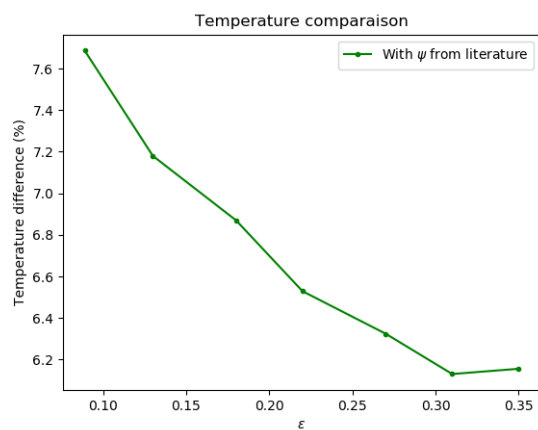


Figure 5-7 : Différence de température entre le modèle complet avec C4 et le modèle avec la couche équivalente

Tableau 5-1 : Paramètres utilisés pour l'obtention de la figure 5.7

Paramètres	Valeur
Conductivité de la puce (W/(m.K))	150
Conductivité du laminé (W/(m.K))	150
Conductivité du joint d'interconnexion (W(m.K))	390
Conductivité de «l'underfill» (W/(m.K))	0.26
Épaisseur de la puce (μm)	50
Épaisseur du laminé (μm)	50
Épaisseur du joint d'interconnexion et de «l'underfill» (μm)	55
Diamètre de la surface de contact avec le joint d'interconnexion (μm)	20 to 80
Dimension en X de la puce et du laminé (μm)	200
Dimension en Y de la puce et du laminé (μm)	200
Volume du joint d'interconnexion (μm^3) pour des diamètres cylindriques respectifs de 20 μm , 30 μm , 40 μm , 50 μm , 60 μm , 70 μm and 80 μm	17279, 28877, 69115, 107992, 155508, 211664 and 276460



Figure 5-8 : Ajout de matière par rapport à un tube

Sur le graphe de la Figure 5-7, ε est le ratio de la surface de contact sur la surface totale, il représente donc l'augmentation du diamètre du cylindre représentant le C4, les différentes surfaces sont représentées sur la figure 5.9.

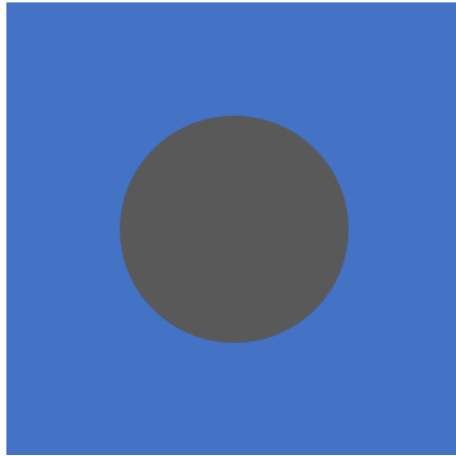


Figure 5-9 : En gris la surface de contact et en bleu la surface totale

Pour les modèles sphériques, lorsque la géométrie se rapproche du C4, le calcul de ε se fait en prenant la surface de contact d'un cylindre parfait ayant le même volume que le C4 comme représenté sur la figure 5.10.

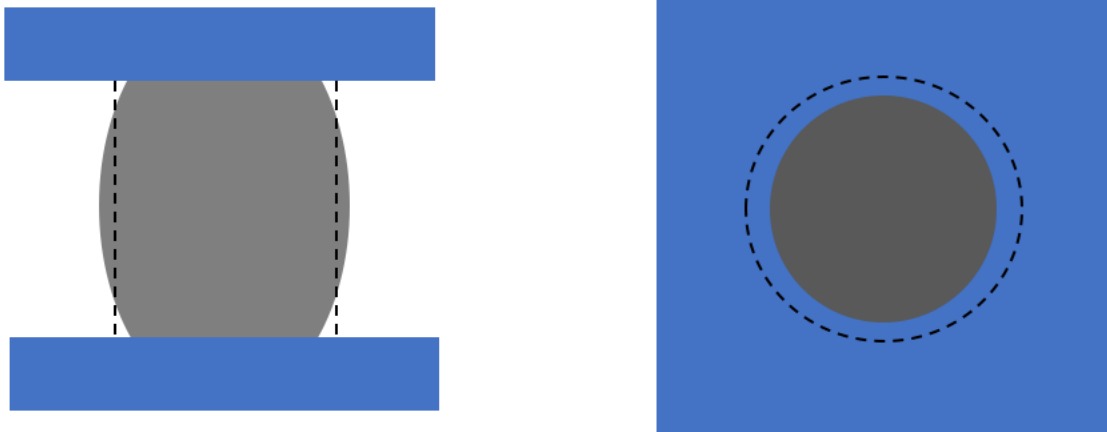


Figure 5-10 : En pointillé, le cylindre parfait, utilisé pour calculer ε , de même volume que le C4

Cependant, même si la précision des données est limitée lorsque la géométrie de l'élément modélisé se complexifie, ce modèle reste fiable pour des géométries simples [9]. Pour des géométries plus complexes le modèle permet cependant d'obtenir un ordre de grandeur des températures qui seront obtenues et de savoir quels paramètres ont la plus grande influence [29][30]. Dans le cas où un nombre limité de géométries est étudié, il est également possible de déterminer le paramètre de constriction dans ce cas précis et d'utiliser ce résultat en faisant varier les paramètres de température sur le modèle [31][32].

6. Autour de l'article

Auteurs et affiliation :

- - Morgane Autret, étudiante maîtrise
- - Papa Momar Souaré, professionnel de recherche
- - Julien Sylvestre, professeur

Date de soumission : 21 juin 2020

Revue : IOSR JOURNAL OF ELECTRICAL AND ELECTRONICS ENGINEERING (IOSR-JEEE)

Titre en français : Calcul du coefficient de constriction du flux thermique dans une matrice d'interconnexions en micro-électronique

Contribution au document :

L'article présente les résultats obtenus pendant les trois ans de recherche.

La première partie de l'article présente les études précédentes sur lesquelles se base ce projet de recherche, les limites de ce modèle et donc la nécessité d'un modèle plus adapté à la géométrie d'un C4. La méthodologie qui a permis répondre à la problématique posée est ensuite expliquée étape par étape. L'article présente ensuite les résultats numériques obtenus en faisant varier les différents paramètres. Pour chaque paramètre, un graphe montre son influence sur le paramètre de constriction. Un tableau contenant toutes les valeurs numériques est ensuite fourni.

Ces valeurs numériques pourront être utilisées pour de futures études afin de déterminer une formule permettant de calculer le paramètre de constriction pour une géométrie et des matériaux données.

Résumé français :

La modélisation des C4 et d'autres matrices de connexions disposées en parallèle en utilisant la méthode des éléments finis est un procédé coûteux en temps. Des modèles simplifiés comme celui du tube de flux remplacent le joint de soudure et «l'underfill» par une couche

équivalente représentant l'ensemble. Ce modèle utilise un seul paramètre pour représenter la constriction du flux à l'entrée et à la sortie du joint de soudure, afin de pouvoir calculer la conductivité de la couche équivalente (joint de soudure et underfill). Nous montrons que la validité de la paramétrisation pour le flux de constriction est limitée à quelques géométries simples.

Nous présentons ensuite une étude des paramètres géométriques et des propriétés physiques qui ont une influence sur le paramètre de constriction du flux.

Ces paramètres incluent l'épaisseur de «l'underfill» et du joint de soudure, le volume du joint de soudure, le décalage entre les parties inférieures et supérieures du joint de soudure, la variation du ratio de la conductivité de «l'underfill» et du joint de soudure et les dimensions de la puce et du laminé.

7. Article

Constriction Coefficient For Thermal Flux In Microelectronic Interconnection Matrices

Morgane M. Autret, Papa M. Souare, Julien Sylvestre

Interdisciplinary Institute for Technology – 3IT, Université de Sherbrooke, QC, Canada

Abstract:

Background: The modeling of Controlled Collapse Chips Connections (C4) and other large arrays of parallel components using finite element analysis can be a time consuming process. Simplified models such as flux tube modeling replace the solder joints and the underfill with an equivalent homogeneous layer representing the whole layer. This flux tube model uses a single parameter to represent the heat flux constriction at the entrance and exit areas of solder joints, to calculate the conductivity of the equivalent layer (solder joint and underfill).

Materials and Methods: We show that the validity of existing parameterizations for the flux constriction is limited to a few simple geometries like the one of a tube. We further present a study of several tridimensionnal geometrical and material parameters that have an influence on the flux constriction parameter.

Results: These parameters include the thickness of the underfill and solder joints layer, the volume of the solder joints, the offset between the center of the top and bottom areas of the solder joint, the variation of the ratio of the conductivity of the solder joint to the conductivity of the underfill, the conductivity of the underfill and the in-plane dimensions of the die and of the underfill.

Conclusion: We have shown the effects of all the introduced parameters.

Key Word: Thermal management of electronics, Modeling, Mathematical model

I. Introduction

A better understanding and accurate simulation of thermal transfer through matrices of highly conductive elements embedded in a lower conductivity matrix is required to develop different processes used in microelectronics bonding. Processes such as thermocompression bonding [1] usually require trial and error to determine the best possible settings of time and temperature to be used in a given situation. To reduce the time needed for that process, the temperatures of the different elements during the process need to be assessed quickly. A proper understanding of heat transfer is also needed for the normal operation of flip-chip packages, as the chips dissipate significant heat and their maximum temperature must be properly controlled [2]. More or less complex Finite Element Analysis (FEA) modeling can be used to estimate the temperature fields during thermocompression bonding or during flip-chip operation, for instance [3, 4].

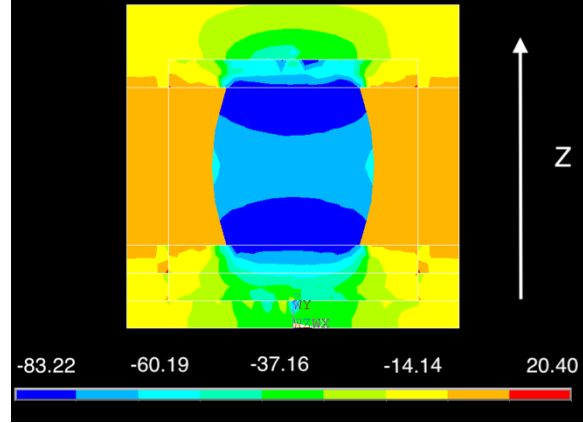
The modeling of the thermal flow in a microelectronic interconnection matrix requires significant calculation times with the increasing amount of interconnections and a decreasing size of the finite elements.

As a result, simplified models which provide results with an acceptable accuracy are highly desirable, to quickly provide the required design data to the designers.

II. Flux Constriction

Multiple studies, including [5] and [6], show that the heat flux is more important in the solder joints than in the underfill, as the conductivity of the solder joints is larger (Figure no. 1). The funneling of the heat flux through the reduced section of the solder joints increases the thermal resistance of the layer. This phenomenon can be parameterized by the non-dimensional variable ψ , which characterizes the flux constriction, $\psi = k_{sj} \cdot \sqrt{A_c} \cdot R_c$, (1) with k_{sj} representing the conductivity of the solder joint, A_c the cylindrical contact area with the solder joint and R_c is the thermal constriction resistance.

Figure no 1: Z flux going through the soldier joint (W.mm-2)



The thermal resistance of a single solder joint is then a function of ψ and is given by $R_{sj} = ((\psi/\sqrt{A_c}) \cdot ((1/k_L) + \frac{1}{k_D})) + (e/(k_{sj} \cdot A_c))$ (2), where k_L is the conductivity of the substrate, k_D the conductivity of the die and e the thickness of the underfill (or height of the solder joint).

The first term in Eq. 2 represents the thermal resistance from the flux constriction and the second term is the resistance due to the solder material and cylindrical geometry. Assuming that the heat flow is perfectly unidirectional along the z -axis, the total resistance of the portion of the layer comprising a single solder joint and underfill is then obtained with: $(1/R_{eq}) = (1/R_{sj}) + (1/R_u)$ (3), where R_{eq} represents the equivalent total resistance of the layer portion and R_u is the resistance of the underfill volume around the solder joint. In FEA models, the effective thermal resistance of the solder joint matrix-underfill layer, treated as an effective homogeneous material, is then given by $(1/R_{mat}) = \sum(1/R_{eq})$ (4), where R_{mat} represents the thermal resistance of the entire layer of solder joints and underfill, and the sum is over all solder joint regions.

Previous studies have proposed multiple formulas to calculate the value of ψ , using the geometry of the contact areas and the conductivity of the elements constituting the assembly, but these formulas can only be used for simple geometries. For interfaces with imperfect plane surfaces and multiple contact areas, reference [5] provides a definition for ψ by using d_i , the mean diameter of the contact area: $\psi = R_c \cdot 2 \cdot k_{sj} \cdot d_i$ (5).

According to reference [6], the real geometry can be replaced by an equivalent geometry representing a tube which contains all the components to be modeled (die, laminate, underfill, solder joint). The solder joints are represented by either a tube or a rectangular prism with a simple geometry for the contact area (circle/circle, circle/square, square/square). Under such conditions, the authors calculated R_t , the resistance of the whole assembly, knowing the thermal flux Q , applied on the area and the temperature difference ΔT between the two sides, $R_t = (\Delta T/Q)$ (6). The resistances of the die, the laminate and the underfill were then subtracted to obtain R_c . ψ was then calculated for different geometries using Eq. 5. An engineering approximation depending on ε , the ratio of the contact area to the whole area, was obtained by using the different values they calculated and is given by: $\psi = 0.475 - 0.62\varepsilon + 0.12\varepsilon^2$, (7) where ε must be between 0 and 0.5 to provide results with a maximum relative error of 4 percent.

Eq. 7 provides correct results for simple or simplified geometries and it has been a popular choice in the microelectronics modeling literature [7, 8, 9, 10]. However, when the shape of the volumes becomes more complex, like the solder joints shown below in Figures no 3 or no 4, the values provided by Eq. 7 do not give results which are close enough to the results provided by full FEA models of the complete geometry (section 6). To provide a better alternative to using Eq. 7, we did a sensitivity analysis by studying the effects of the variation of a number of parameters on ψ (section 7), and provide values over a variety of configurations which can be used to estimate the equivalent thermal resistance of solder joint-underfill layers in FEA models.

III. Methodology

To provide values of ψ that are well suited to the real geometry of the solder joint, the problem has been approached with the creation of a finite element model including a section of the die, the laminate, the underfill and a single solder joint. A thermal flux was then imposed on the die and the temperature on the laminate was fixed. The temperature of the surface of the die was then extracted from the finite element model. The thermal resistance of the equivalent layer was calculated using Eq. 6 to obtain the total resistance of the assembly. The resistances of the die and of the laminate were then subtracted. The solder joint thermal resistance R_{sj} being the sum of the resistance due to the material of the solder joint and the resistance due to the flux constriction, the value of ψ was obtained by inverting (2), $\psi = \sqrt{A_c} (1/((1/k_L) + (1/k_D))) \cdot (R_{sj} - (e/(k_{sj} \cdot A_c)))$ (8). A simplified model with the thermal resistance extracted from the complete model was then created. The temperature on the surface of the die was extracted to be compared with the temperature from the complete model and from the simplified model using the existing simplified formulas, in order to validate our model.

Then we studied the potential influence of different parameters in the model, including: the thickness of the underfill (with cylindrical interconnects and with solder joint), the volume of the solder joint, the offset between the center of the solder contact on the die and the center of solder contact on the laminate, up to 0.4 mm [11], the difference of conductivity between the solder joint and the underfill as well as the area density of solder joints.

IV. Numerical Model

We used a custom software (PACK [12]) to create the finite numerical model through a virtual platform. This software allowed us, through an object-oriented programming code, to put together the custom microelectronic components or selected ones from databases and generate quickly an Ansys APDL file. The program can then pre-process, solve and post-process the files and extract all the information needed from the model. The PACK software allows complex models to be created by assembling different pre-existing and customizable blocks. PACK has been used for flip-chip modeling and is used for virtual prototyping by the IBM Corporation.

Using PACK, the model was created by assembling a die, a laminate, an underfill and by embedding a solder joint in the underfill. The geometry of the solder joint was created using the software Surface Evolver [13]. A box using a refined mesh was created inside the geometry previously modeled to embed the solder joint, as represented in Figure no 2 for a cylindrical tube or in Figure no 3 for a more realistic geometry to represent a solder joint.

Figure no 2; Simple geometry of a tube

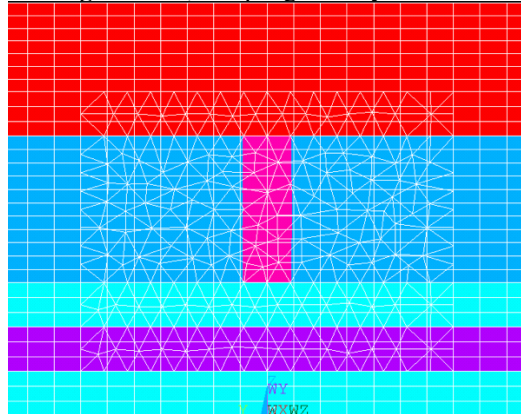
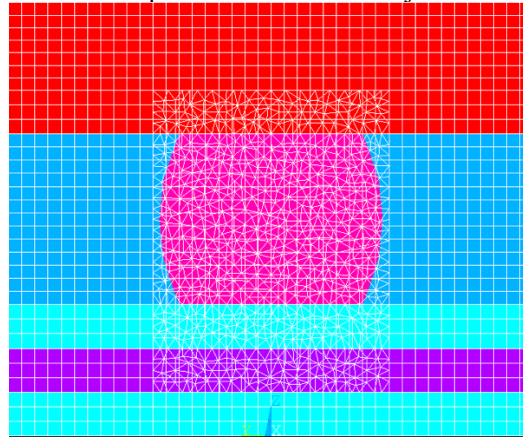


Figure no 3: Complete model with solder joint and underfill



The model provides the control over the geometry of the embedded object and allows the addition of an offset, as shown in Figure no 4

Figure no 4: Tube with an offset

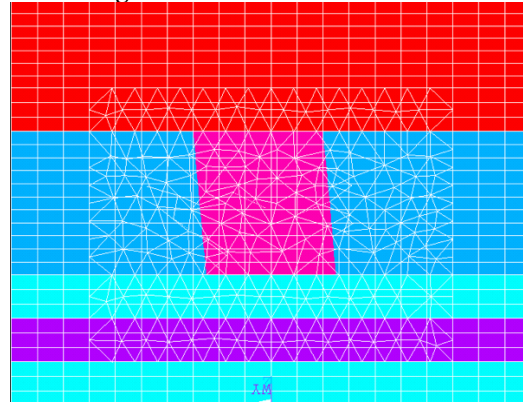


Figure no 5: Model with equivalent layer to represent solder joint and underfill



For the model using the equivalent layer, the model was created without the embedded solder joint, as shown in Figure no 5.

For all the models, a constant temperature of 373K was applied on the laminate and a thermal flux was applied on the die. The thermal flux applied on the model was evolved in order to keep the temperature of the die similar in all cases, and its amplitude was similar to what can be used in processes such as thermocompression [14].

Table no 1 presents the different parameters used for the model. Table no 1 also presents the default values used when studying the influence of another parameter

Table no 1: Parameters used for the model

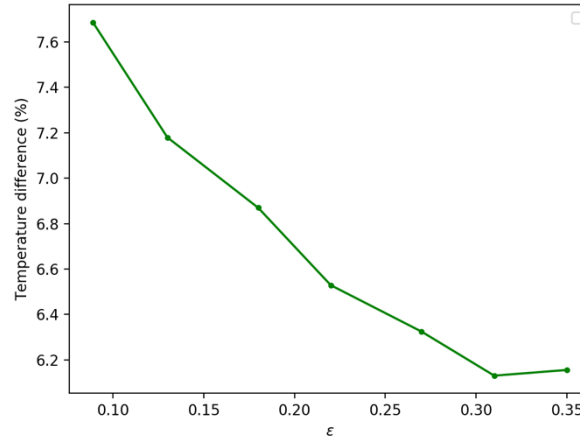
Parameter	Default value
Die conductivity (W/(m.K))	150
Laminate conductivity (W/(m.K))	150
solder joint conductivity (W/(m.K))	390
Underfill conductivity (W/(m.K))	0.26
Die thickness (μm)	50
Laminate thickness (μm)	50
Solder joint and underfill thickness (μm)	55
Solder joint contact surface diameter (μm)	20 to 80
Die and laminate x length (μm)	200
Die and laminate y length (μm)	200
Solder joint volume (μm^3) for respectively a cylindrical interconnect diameter of 20 μm , 30 μm , 40 μm , 50 μm , 60 μm , 70 μm and 80 μm	17279, 28877, 69115, 107992, 155508, 211664 and 276460

V. Evaluation Of The Existing Simplified Models

At first we have compared the existing simplified models (7) with the detailed model with solder joint. This was done by comparing the temperatures of the die for the detailed model with the solder joint and the existing simplified models, with both models having the same boundary conditions.

For the example used in Figure no 6, the volume added to the simple cylindrical tube was 40%, to obtain a solder joint with a shape resembling a truncated sphere (Figure no 3). The relative differences in calculated temperatures was found to be between 6 and 8% for a range of ε between 0.1 and 0.35. These differences, presented in Figure no 6, show that the values of ψ provided by the literature are not accurate for complex geometries, thus the need for new values.

Figure no 6: Comparison of temperature between the complete model and the model with the conductivity of the equivalent layer obtained with literature formula



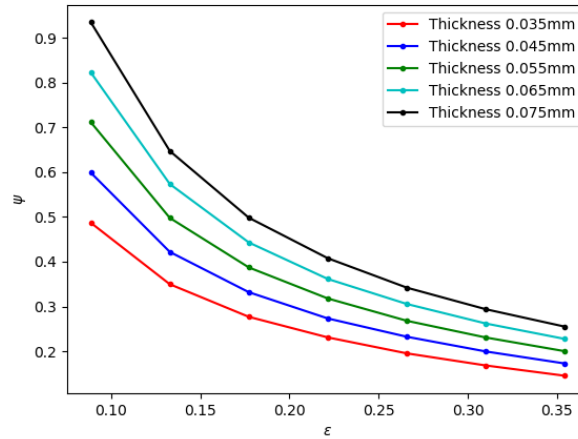
VI. Results And Discussion

The results obtained by modifying the parameters presented in Table no 1 are presented below.

In each case, the starting point was the geometry of a cylindrical interconnect for seven diameters (20 μ m, 30 μ m, 40 μ m, 50 μ m, 60 μ m, 70 μ m, 80 μ m), which give the seven volumes listed in Table no 1. One parameter at a time was then modified to evaluate the impact of the change of that parameter.

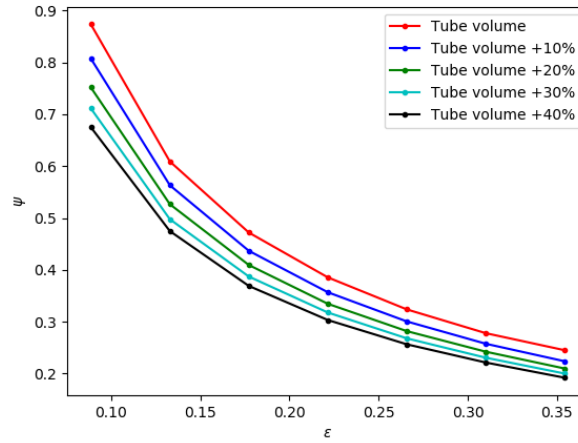
In the first place we assess the impact of the thickness of the underfill and solder joint, while the contact surface and the geometry of the solder joint is kept constant, with a 30% increase of the volume relative to the cylindrical tube. The thickness influences more the value of ψ when ϵ is small: the higher the thickness, the higher is ψ . When the value of ϵ increases, the thickness has less influence (Figure no 7)

Figure no 7: Variation of the thickness of the underfill



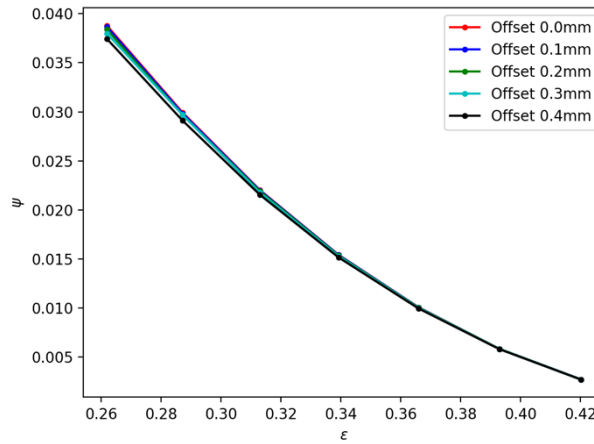
In the second place we studied the impact of the volume variation of the solder joint, while keeping the thickness and contact surface constant. We start from a tube and then we increase the equatorial diameter by increasing the volume, so we get closer to the geometry of a real solder joint. The value of ψ decreases with the added volume and increased sphericity (Figure no 8).

Figure no 8: Variation of the volume of the solder joint from a cylindrical tube



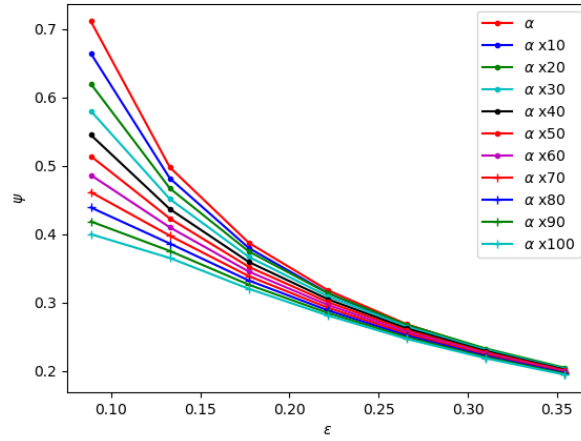
In the third place we study the impact of an offset on the solder joint, while keeping the thickness and volume of the solder joint constant. The variation of the offset of the solder joint has no significant influence on the value of ψ (Figure no 9).

Figure no 9: Variation of the offset of the tube.



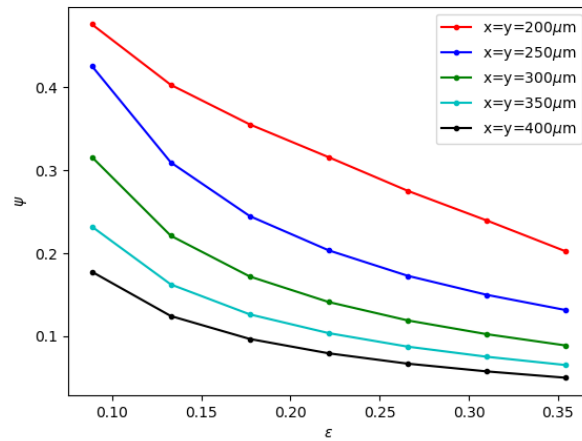
In the fourth place we studied the impact of the difference of conductivity between the solder joint and the underfill. α is the ratio of the conductivity of the underfill to the conductivity of the solder joint. The value of ψ decreases when α increases (which is equivalent to the increase of the conductivity of the underfill), especially for low value of ϵ (Figure no 10).

Figure no 10: Variation of α . The first curve (red) is for a ratio of 0.00667



In the fifth place, we studied the impact of the area density of the solder joints by modifying the planar dimensions of the section of die, underfill and laminate (the density decreases when the dimensions of the die and of the laminate increase), while keeping the contact surface with solder joint constant. The value of ψ decreases when the dimensions of the die and laminate on which the thermal flux is imposed increases (Figure no 11).

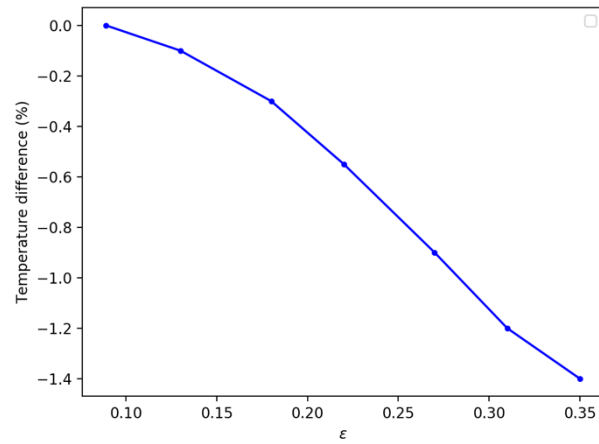
Figure no 11: Variation of the dimensions of the die and laminate



For all the models, regardless of which parameter was tested, when ε increases the value of ψ decreases (Figure no 7 to no 11).

The new ψ calculated using the complete model was then used to calculate the value of the equivalent layer conductivity, to compute the temperatures relative errors found at the die interface.

Figure no 12: Comparison of the temperature from the complete model and the temperature from the model with the conductivity of the equivalent layer obtained from the updated flux model tube



VII. Table of Results

The values of ψ found while studying the different parameters influencing ψ are described in the following tables. The data have been adimensionalized to be easily used in numerical studies (see Table no 1 for the initial geometry).

Variation Of The Thickness Of The Underfill

Table no 2-6: Thickness variation

Thickness -36%	
ϵ	ψ
0.090	0.490
0.133	0.350
0.177	0.277
0.222	0.231
0.266	0.195
0.310	0.168
0.354	0.150

Thickness -18%	
ϵ	ψ
0.090	0.600
0.133	0.422
0.177	0.332
0.222	0.273
0.266	0.232
0.310	0.199
0.354	0.173

Initial thickness	
ε	ψ
0.090	0.710
0.133	0.498
0.177	0.387
0.222	0.318
0.266	0.268
0.310	0.231
0.354	0.200

Thickness +18%	
ε	ψ
0.090	0.820
0.133	0.573
0.177	0.443
0.222	0.361
0.266	0.305
0.310	0.262
0.354	0.227

Thickness +36%	
ε	ψ
0.090	0.930
0.133	0.647
0.177	0.498
0.222	0.408
0.266	0.342
0.310	0.294
0.354	0.255

Variation Of The Volume Of The Solder Joint

Table no 7-11: Volume variation

Initial volume	
ε	ψ
0.090	0.870
0.133	0.609
0.177	0.472
0.222	0.385
0.266	0.324

0.310	0.278
0.354	0.245
Initial volume +10%	
ε	ψ
0.090	0.810
0.133	0.563
0.177	0.437
0.222	0.357
0.266	0.301
0.310	0.258
0.354	0.224
Initial volume +20%	
ε	ψ
0.090	0.807
0.133	0.563
0.177	0.437
0.222	0.357
0.266	0.301
0.310	0.258
0.354	0.224
Initial volume +30%	
ε	ψ
0.090	0.710
0.133	0.498
0.177	0.387
0.222	0.318
0.266	0.268
0.310	0.231
0.354	0.200
Initial volume +40%	
ε	ψ
0.090	0.680
0.133	0.475
0.177	0.369
0.222	0.303

0.266	0.256
0.310	0.221
0.354	0.192

Variation Of Conductivity Ratio

Table 12-22: Ratio of conductivity variation

Ratio of conductivity α	
ε	ψ
0.090	0.710
0.133	0.498
0.177	0.387
0.222	0.318
0.266	0.268
0.310	0.231
0.354	0.200

Ratio of conductivity $\alpha \times 10$	
ε	ψ
0.090	0.660
0.133	0.481
0.177	0.379
0.222	0.314
0.266	0.265
0.310	0.229
0.354	0.199

Ratio of conductivity $\alpha \times 20$	
ε	ψ
0.090	0.620
0.133	0.467
0.177	0.374
0.222	0.313
0.266	0.267
0.310	0.232
0.354	0.204

Ratio of conductivity $\alpha \times 30$	
ε	ψ
0.090	0.580

0.133	0.451
0.177	0.367
0.222	0.309
0.266	0.264
0.310	0.231
0.354	0.203

Ratio of conductivity $\alpha \times 40$

ε	ψ
0.090	0.550
0.133	0.436
0.177	0.359
0.222	0.305
0.266	0.262
0.310	0.229
0.354	0.202

Ratio of conductivity $\alpha \times 50$

ε	ψ
0.090	0.510
0.133	0.423
0.177	0.352
0.222	0.300
0.266	0.259
0.310	0.227
0.354	0.200

Ratio of conductivity $\alpha \times 60$

ε	ψ
0.090	0.490
0.133	0.410
0.177	0.345
0.222	0.296
0.266	0.256
0.310	0.225
0.354	0.199

Ratio of conductivity $\alpha \times 70$

ε	ψ
---------------	--------

0.090	0.460
0.133	0.398
0.177	0.338
0.222	0.292
0.266	0.254
0.310	0.223
0.354	0.198

Ratio of conductivity $\alpha \times 80$

ε	ψ
0.090	0.440
0.133	0.386
0.177	0.332
0.222	0.288
0.266	0.251
0.310	0.222
0.354	0.197

Ratio of conductivity $\alpha \times 90$

ε	ψ
0.090	0.420
0.133	0.375
0.177	0.326
0.222	0.285
0.266	0.249
0.310	0.220
0.354	0.195

Ratio of conductivity $\alpha \times 100$

ε	ψ
0.090	0.400
0.133	0.365
0.177	0.320
0.222	0.281
0.266	0.246
0.310	0.218
0.354	0.194

VIII. Conclusion

We have shown that when the geometry of the model is closer to the geometry of an actual solder joint than to the geometry of a cylinder, the results obtained from previous models published in the literature deviate from the real values. We have shown that the thickness of the underfill, the volume of the solder joint, the ratio between the conductivity of the solder joint and the conductivity of the underfill and the density of the solder joint influence the value of ψ . We have shown that adding an offset to the solder joint does not influence much the value of ψ .

Acknowledgments

This project was supported by the NSERC/IBM Collaborative Research and Development Grant in numerical modeling for advanced packaging. The authors thank IBM, Bromont, QC, Canada for their support.

References

- [1]. H. Clauberg, A. Rezvani, E. Galipeau, M. Wasserman, T. Colosimo, G. Frick, D. Buergi and B. Chylak, "Advanced Thermocompression Flip Chip Bonding", 2014 IEEE 16th Electronics Packaging Technology Conference (EPTC), 2014, pp. 492-495
- [2]. K.A. De Las Alas, C. Ison, J.O. Rivera, R. De La Cruz, R. Aguires, D. Vyas, T. Nguyen, M. Bailon-Sominac, "Temperature and Humidity Stress Failure on Copper Pillar (CuP) Flip Chip Package Device", 2017 IEEE 24th International Symposium on the Physical and Failure Analysis of Integrated Circuits (IPFA), 1-4 Jul, 2017
- [3]. V. Smet, T.-C. Huang B. Singh, V. Sundaram, P. M. Raj, R. Tummala, "Interconnection Materials, Process and Tools for Fine-pitch Panel Assembly of Ultra-thin Glass Substrates", IEEE Electronic Components and Technology Conference, 2015, pp. 475-483
- [4]. H.Y. Yang, D. Pinjala, Y.K. Joshi, T.N. Wong, K.C. Toh, "Thermal Modelinf and Design of Liquid Cooled Heat Sink Assembled with Flip-Chip Ball Array Packages", 53rd Electric Components and Technology Conference, 2003
- [5]. M. M. Yovanovich, V. W. Antonetti, "Application of thermal contact resistance theory to electronic packages", chapter 2 in 'Advances in thermal modeling of electronic components and systems', vol. 1, A. Bar-Cohen and A. D. Kraus, eds, New York : Hemisphere Publishing Corporation, 1988
- [6]. K.J. Negus, M.M. Yovanovich, J. V. Beck, "On the Non-Dimensionalization of Construction Resistance for Semi-Infinite Heat Flux Tubes", ASME Journal of Heat Transfer, Vol. 111, 1989
- [7]. J.L. Lau, J.L. Prince, W. Nakayama, C.P. Wong, "Electronic Packaging: Design, Materails, Process and Reliability, McGraw-Hill, 1998, pp. 121-123
- [8]. G. Maranza, I. Perry, D. Maillet, S. Raël, "Design optimization of a spreader heat sink for power electronics", International Journal of Thermal Sciences 43, January 2004, pp. 21-29
- [9]. W.M. Hannon, T.A. Barr, S.T. Froelich, "Rolling-Element Bearing Heat Transfer: Part III – Experimental Validation", Journal of Tribology 137, July 2015
- [10]. S. Yang, J.S. Chalfant, J.C. Ordenez, J.A. Khan, C. Li, I. Cvetkovic, J.V.C. Vargas, M.B. Chagas, Y. Xu, R.P. Burgos, D. Boroyevich, "Shipboard PEBB Cooling Strategies", Conference: 2019 IEEE Electric Ship Technologies Symposium, Arlington, VA, USA, August 2019
- [11]. ST. Lu, J-Y. Juang, H-C. Cheng, "Effects of Bonding Parameters on the Reliability of Fine-Pitch Cu/Ni/SnAg Micro-Bump Chip-to-Chip Interconnection for Three-Dimensional Chip Stacking", IEEE Transaction On Device And Material Reliability, Vol. 12, No. 2, June 2012
- [12]. J. Sylvestre, "Integrated Modeling of C4 Interconnects," 2007 Proceedings 57th Electronic Components and Technology Conference, pp. 1084–1090, 2007
- [13]. « Surface Evolver. » [En ligne]. Available on: <http://facstaff.susqu.edu/brakke/evolver/evolver.html>. [Consulted le : 10-aug-2019]
- [14]. N. Malik, K. Schjølberg-Henriksen, E. Poppe, M.M.Visser Taklo, T.G. Finstad, "Al-Al thermocompression bonding for wafer-level MEMS sealing", ELSVIER, Sensors and Actuators A: Physical, pp. 115-120, 2014

8. Discussion

Les nouvelles valeurs du paramètre de constriction présentées dans l'article permettent d'obtenir la figure 8.1. Les paramètres géométriques et physiques des matériaux utilisés sont identiques à ceux utilisés pour la figure 5.7 et présentés dans le tableau 5.1.

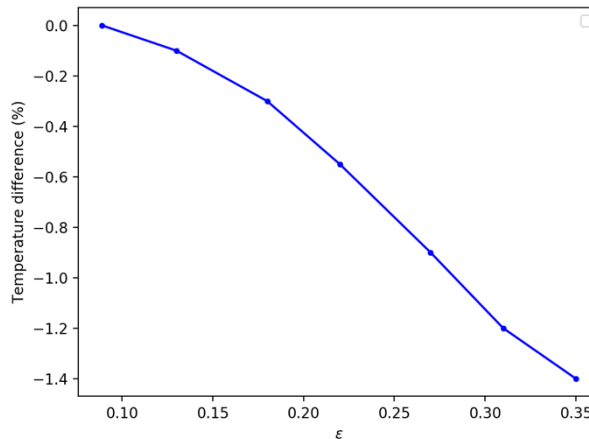


Figure 8-1 : Différence de température entre le modèle complet avec C4 et le modèle avec la couche équivalente

L'utilisation des valeurs proposées pour le paramètre constriction permettent de réduire les différence de température entre le modèle complet et le modèle avec couche équivalente de 7.6% comme montré sur la figure 5.7 à -1.4%. Les résultats obtenus avec les nouvelles valeurs sont plus proches de ceux du modèle complet. Les résultats numériques présentés dans l'article pourront donc permettre d'établir une formule donnant des résultats plus proches pour le calcul du paramètre de constriction.

Outre la précision plus importante du calcul du paramètre de constriction présenté dans l'article, une deuxième différence notable est la variation de la précision avec l'augmentation de ε . En effet, contrairement aux résultats obtenus avec le modèle disponible dans la littérature, l'augmentation de ε accroît la différence de température entre les deux modèles. La forme du C4 est celle d'une sphère tronquée aux deux extrémités par la puce et le laminé. Lorsque le volume de matière augmente, le diamètre médian augmente. Lorsque le diamètre médian devient beaucoup plus grand que le diamètre des surfaces de contact un deuxième phénomène de constriction apparaît. D'autres études seront nécessaires pour déterminer et quantifier les effets de ce deuxième phénomène de constriction.

9. Conclusions et Perspectives

Afin de pouvoir réaliser un modèle simplifié d'un joint d'interconnexion, une possibilité est de remplacer le joint et «l'underfill» par une seule couche composée d'un matériau uniforme. Cela permet de discrétiser l'assemblage en éléments de forme géométrique plus simple et d'avoir tout l'assemblage composé d'éléments semblables. Cela permet de réduire le temps de construction de l'assemblage et le temps de résolution du problème thermique. Afin d'obtenir ce modèle, il a été choisi d'utiliser le modèle du tube de flux. Ce modèle prend en compte la géométrie de l'assemblage et les conductivités des différents matériaux qui le composent. Il prend également en compte le paramètre de constriction qui apparaît lorsque la section de passage du flux thermique se réduit.

Cependant, les formules trouvées dans la littérature utilisées pour une géométrie complexe composée de sphères tronquées qui forment les joints d'interconnexions manquent de précision. En effet, il a été observé une différence de température entre le modèle complet et le modèle simplifié qui utilise la formule de la littérature pour obtenir le paramètre de constriction du flux. L'objectif de ce projet de recherche a donc été l'étude de ce paramètre de constriction.

Dans le but d'étudier le paramètre de constriction pour pouvoir créer des modèles numériques permettant la résolution plus rapide de problèmes contenant une variation de chaleur sur un assemblage en microélectronique, l'influence de plusieurs paramètres qui permettent de définir l'assemblage à modéliser ont été étudiés. Des paramètres géométriques ont été étudiés : l'épaisseur de «l'underfill», le volume du matériau d'interconnexion, la densité de présence des joints d'interconnexions, et l'ajout d'un offset sur le joint d'interconnexion pour simuler une erreur d'alignement entre la puce et le laminé. Un paramètre lié aux caractéristiques physiques du matériau a également été étudié : le rapport entre la conductivité du matériau d'interconnexion et la conductivité de «l'underfill».

Les résultats obtenus, présentés dans l'article, montrent que l'épaisseur de «l'underfill», le volume du matériau d'interconnexion, le rapport entre la conductivité du matériau d'interconnexion et la conductivité de «l'underfill» ainsi que la densité de présence des joints d'interconnexions influent sur le paramètre d'interconnexion. Tous les résultats présentés ont aussi montrés que l'augmentation du rapport entre la surface totale d'un assemblage

(contenant un seul joint d'interconnexion) et la surface de contact entre le joint d'interconnexion et la puce ou le laminé, entraîne une diminution de la valeur du paramètre de constriction. Il a aussi été montré qu'ajouter un offset au joint d'interconnexion n'influe pas sur le paramètre d'interconnexion.

Les résultats rapportés dans l'article présenté dans ce mémoire pourront servir de base afin de déterminer une formule permettant de calculer le paramètre de constriction. Cette formule pourra être utilisée pour obtenir ce paramètre rapidement, sans avoir à recourir à la résolution d'un modèle complet. Cette formule pourra compléter les formules déjà présentes dans la littérature [8] [9], dans le cas de géométries plus complexes, comme celles observées dans les assemblages en microélectronique, représenté sur la figure 9.1.

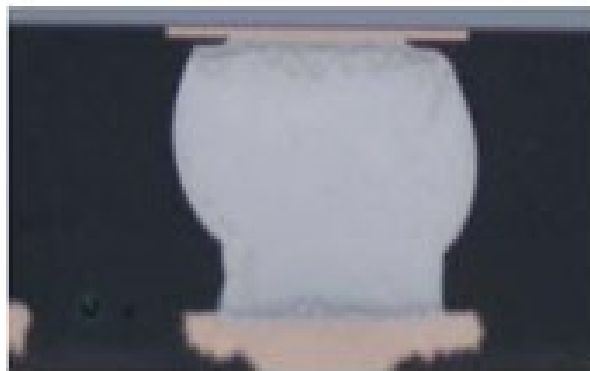


Figure 9-1 : Image C4 [33]

Ce projet de recherche s'est uniquement intéressé aux paramètres influant directement sur le joint d'interconnexion ou sur «l'underfill». Afin de pouvoir obtenir une méthode pour obtenir un paramètre de constriction dans toutes les géométries, il faudrait étudier les paramètres liés à la puce et au laminé. Cette étude prend en compte des valeurs identiques pour la conductivité de la puce et du laminé, ainsi que pour leurs dimensions géométriques. Cependant, il est envisageable que la modification de ces valeurs ait également une influence sur le paramètre de constriction du flux. En effet, la section du flux est restreinte lorsqu'il passe de la puce au joint d'interconnexion, mais elle augmente ensuite lorsque le flux passe du joint d'interconnexion au laminé. Avoir différents paramètres géométriques et physiques en entrée et en sortie du tube de flux pourrait influencer sur le paramètre de constriction.

Le modèle créé dans cette étude comprend uniquement le C4, «l'underfill», la puce et le laminé. Dans la réalité, pour permettre au C4 d'adhérer sur la puce ou le laminé, des supports

composés de plusieurs couches de matériaux sont ajoutés à l'assemblage afin de permettre l'adhérence à la fois au support et au C4, comme représenté sur la figure 9.2. Ces blocs pourraient donc être ajoutés dans de prochains modèles. Le logiciel PACK qui a permis d'obtenir les différentes géométries étudiées dans ce projet contient une fonction qui permet de remplacer les caractéristiques physiques (conductivité dans ce cas) de certains blocs en précisant leurs positions dans l'assemblage. L'ajout de ces couches pourrait donc se faire en remplaçant les caractéristiques des blocs au contact des deux côtés du joint d'interconnexion.

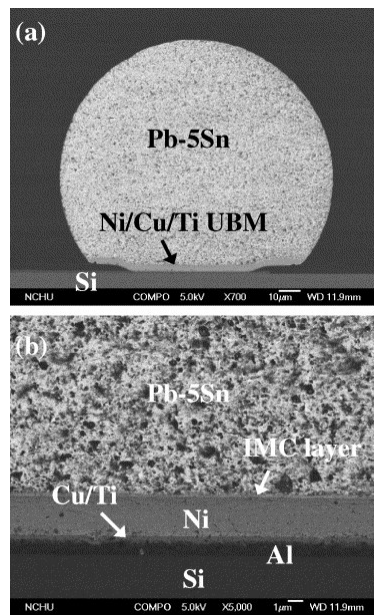


Figure 9-2 : a) Représentation d'une bille de brasage sur son pad, b) Les différentes couches qui composent le pad [34]

Cette étude a été réalisée uniquement à l'aide de modélisation numérique et les différents modèles ont été comparés entre eux. Une étude expérimentale, étudiant un C4 avec uce, laminé et underfill permettrait une validation du modèle numérique. La figure 9.3 présente un montage qui permettrait à la fois de mesurer le flux thermique mais aussi de récupérer les températures aux deux extrémités afin de pouvoir mesurer la résistance thermique du montage.

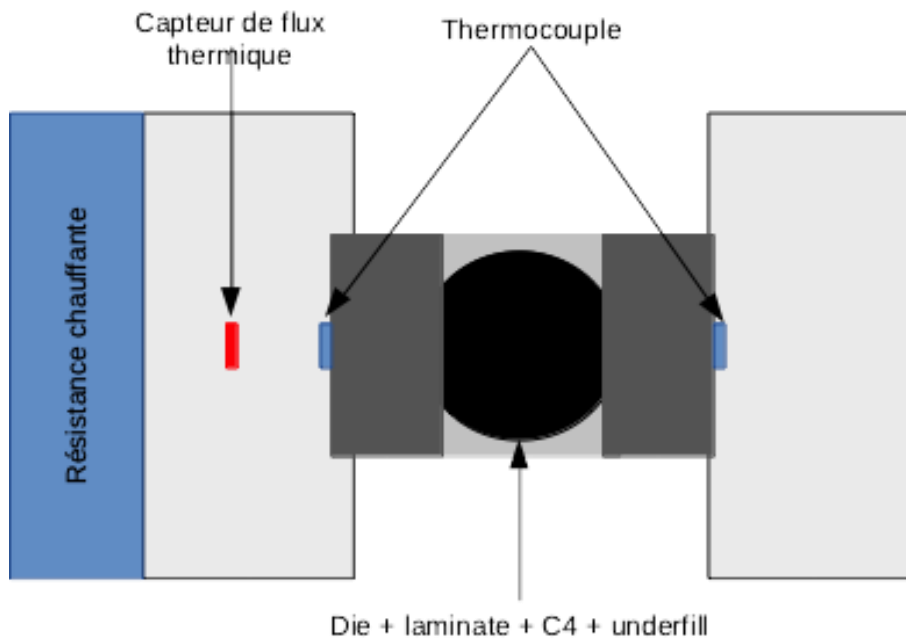


Figure 9-3 : Montage expérimental pour mesurer la résistance thermique de l'assemblage

L'objectif de ce montage serait d'obtenir des mêmes valeurs que celle obtenues dans le modèle numérique afin de pouvoir utiliser la formule 8.1, où R_t représente la résistance totale de l'assemblage, ΔT la différence de température entre les deux extrémités de l'assemblage et Q le flux thermique passant dans l'assemblage. Un capteur de flux thermique, comme celui représenté sur la figure 9.4 permettrait de mesurer le flux thermique et des thermocouples comme représenté sur la figure 9.5 permettraient la mesure de température aux deux extrémités pour obtenir le ΔT . Une fois cette résistance obtenue, en inversant la formule 5.3, comme présenté dans l'article, il sera possible d'obtenir le paramètre de constriction. La comparaison entre cette valeur empirique et les valeurs obtenues grâce au modèle numérique pourra permettre la validation des résultats obtenus. Si des différences sont observées, cela pourra aussi permettre de mettre en lumière des paramètres qui n'ont pas encore été étudiés ou qui n'ont pas encore été envisagés.

$$R_t = \frac{\Delta T}{Q} \quad (8.1)$$

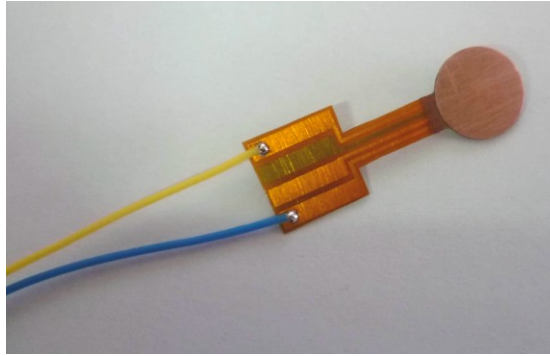


Figure 9-4 : Photo de fluxmètre thermique [35]

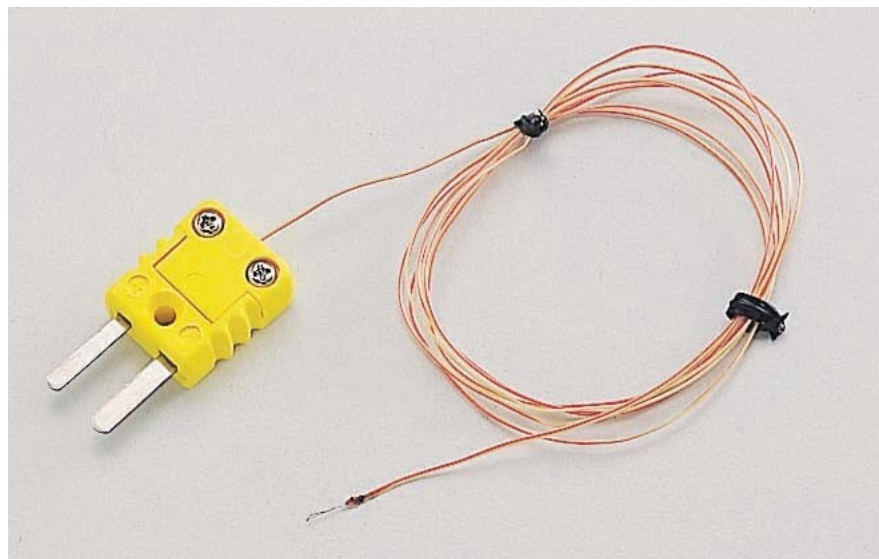


Figure 9-5 : Photo de thermocouple [36]

s

10. Bibliographie

- [1] “Moore's Law Transistor Count 1971-2018”, disponible sur : <https://ourworldindata.org/uploads/2019/05/Transistor-Count-over-time-to-2018.png> (dernière consultation : 07 aout 2019)
- [2] J. P. Joule (1840). “Proceedings of the Royal Society”
- [3] M. S. Al Farisi, H. Hirano, S. Tanaka (2018). « Low-temperature hermetic thermo-compression bonding using electroplated copper sealing frame planarized by fly-cutting for wafer-level MEMS packaging », ELSEVIER, Sensor and Actuators A : Physical, 671-679 p.
- [4] C-M. Liu, H-W. Lin Y_C. Chu, C. Chen, D_R. Lyu, K_N. Cheng and K.N. Tu (2014). « Low-temperature direct copper-to-copper bonding enabled by creep on highly (111)-oriented Cu surfaces », ELSEVIER, Scripta Materiala 78-79, 65-68 p.
- [5] “FLIP CHIP”, disponible sur : <https://wpo-altertechnology.com/flip-chip/>, (dernière consultation : 05 septembre 2020)
- [6] J.L. Lau, J.L. Prince, W. Nakayama, C.P. Wong (1998)> “Electronic Packaging: Design, Materials, Process and Reliability, McGraw-Hill, 121-123 p.
- [7] M. M. Yovanovich, V. W. Antonetti (1988). "Application of thermal contact resistance theory to electronic packages", chapter 2 in 'Advances in thermal modeling of electronic components and systems', vol. 1, A. Bar-Cohen and A. D. Kraus, eds, New York : Hemisphere Publishing Corporation.
- [8] K.J. Negus, M.M. Yovanovich, J. V. Beck (1989). "On the Non-Dimensionalization of Construction Resistance for Semi-Infinite Heat Flux Tubes", ASME Journal of Heat Transfer, Vol. 111.
- [9] W. Greig (2006) “Flip Chip – The Bumping Processes”, Integrated Circuit, Packaging, Assembly and Interconnection, Springer Series in Advanced Microelectronics, 143-168 p.
- [10] W. Greig (2006). “Flip Chip Assembly”, Integrated Circuit, Packaging, Assembly and Interconnection, Springer Series in Advanced Microelectronics, 169-192 p.
- [11] Z. Zhang, C.P. Wong (2004). “Recent Advances in Flip-Chip Underfill: Materials, Process, and Reliability”, IEEE Transaction on Advanced Packaging 27(3), 515-524 p.
- [12] N-C. Lee (2002). “BGA and CSP Assembly and Rework”, Reflow soldering processes and troubleshooting: SMT, BGA, CSP and flip chip technologies, 189-213 p.
- [13] D. Kulkarni, G. Subbarayan (2003). “A Dynamic Model for Predicting the Motion of Solder Droplets During Assembly”, IEEE Transaction on Components and Packaging Technologies, Vol. 26, No. 4, 698-704 p.

- [14] W. D. van Driel, M. A. J. van Gils, X. Fan, G. Q. Zhang, Leo J. Ernst (2008). "Driving Mechanisms of Delamination Related Reliability Problems in Exposed Pad Packages", IEEE Transaction on Components and Packaging Technologies, Vol.31, Issue 2, 260-268 p.
- [15] M. Datta (2020). "Manufacturing process for fabrication of flip-chip micro-bump used in microelectronic packaging: An overview", SAGE Journal of Micromanufacturing 3(1), 69-83 p.
- [16] H. Clauberg, A. Rezvani, E. Galipeau, M. Wasserman, T. Colosimo, G. Frick, D. Buerger and B. Chylak (2014). "Advanced Thermocompression Flip Chip Bonding", 2014 IEEE 16th Electronic Packaging Technology Conference (EPTC), 492-495 p.
- [17] C-H.Chang, W-B. Young (2014). "Modeling and numerical study of thermal-compression bonding in the packaging process using NCA", ELSEVIER, Applied Mathematical Modeling 38, 3016-3030 p.
- [18] C-Y. Ni, C-I. Chen, K-S. Yoon, H-J. Ahn (2006). "An Accommodative Approach Designed for TCP Gold-to-Gold Inner Lead Bonding", IEEE Transactions on Electronics Packaging Manufacturing, Vol. 29, No. 2, 91-98 p.
- [19] C. Kim, D. F. Baldwin (2003). "No-Flow Underfill Process Modeling and Analysis for Low-Cost, High Throughput Flip-Chip Assembly", IEEE Transactions on Electronics Packaging Manufacturing, Vol. 26, No. 2, 156-165 p.
- [20] J. Sylvestre, M. Samson, D. Langlois-Demers and E. Duchesne (2014), « Modeling the flip-chip wetting Process », IEEE Transactions on Components, Packaging and Manufacturing Technology, Vol. 4, No. 12, 2004-2017 P;
- [21] Y. Jeong, J. Choi, Y. Choi, N. Islam, E. Ouyang (2014). "Optimization of Compression Bonding Processing Temperature for Fine Pitch Cu-Column Flip Chip Devices", IEEE 2014 Electronic Components & Technology Conference, 836-840 p.
- [22] V. Smet, T-C Huang, S. Kawamoto, B. Singh, V. Sundaram, P. M. Raj, R. Tummala (2015). "Interconnection Materials, Processes and Tools for Fine-Pitch Panel Assembly of Ultra-thin Glass Substrates", IEEE 2015 Electronic Components & Technology Conference, 475-483 p.
- [23] J. Silvestre (2007). "Integrated Modeling of C4 Interconnects," 2007 Proceedings 57th Electronic Components and Technology Conference, 1084–1090 p.
- [24] « Surface Evolver. », disponible sur : <http://facstaff.susqu.edu/brakke/evolver/evolver.html>, (dernière consultation : 10 aout 2019)
- [25] L. Donghuan, J. Zhang (2018). "Numerical Simulation of High-Temperature Thermal Contact Resistance and its Reduction Mechanism", PLOS ONE.
- [26] G. Maranza, I. Perry, D. Maillet, S. Raël (2004). "Design optimization of a spreader heat sink for power electronics", International Journal of Thermal Sciences 43,21-29 p.

- [27] W.M. Hannon, T.A. Barr, S.T. Froelich (2015). "Rolling-Element Bearing Heat Transfer: Part III – Experimental Validation", *Journal of Tribology* 137.
- [28] S. Yang, J.S. Chalfant, J.C. Ordonez, J.A. Khan, C. Li, I. Cvetkovic, J.V.C. Vargas, M.B. Chagas, Y. Xu, R.P. Burgos, D. Boroyevich (2019). "Shipboard PEBB Cooling Strategies", Conference: 2019 IEEE Electric Ship Technologies Symposium, Arlington, VA, USA.
- [29] D. Babic (2013). "Thermal Analysis of AlGaIn/GaN HEMTs Using Angular Fourier-Series Expansion", *Journal of Heat Transfer* 135.
- [30] D. Guan, M. Maerez, J. Liang (2012). "Analytical Solutions of Thermal Spreading Resistance in Power Electronics, *IEEE Transactions on Components, Packaging, and Manufacturing Technology* 2.
- [31] R. Enright, M. Hodes, T. Salamon, Y. Muzychka (2013). "Isoflux Nusselt Number and Slip Length Formulae for Superhydrophobic Microchannels", *Journal of Heat Transfer* 136.
- [32] N. Aderghal, T. Loulou, A. Bouchoucha, P. Rogeon (2011). "Analytical and Numerical Calculation of Surface Temperature and Thermal Constriction Resistance in Transient Dynamic Strip Contact", *Applied Thermal Engineering* 31.
- [33] "Chip Scale Review, Issue July-Auguste 2014", disponible sur : http://www.chipscalereview.com/legacy/tech_monthly/csrtm-0514-front.php.htm, (dernière consultation : 11 juillet 2020)
- [34] C-M. Chen, K-J. Wang, K-C. Chen (2007). "Isothermal Solid-State Aging of Pb-5Sn Solder Bump on Ni/Cu/Ti under bump metallization", *ELSEVIER, Journal of Alloys and Compounds*, volume 432, Issues 1-2, 122-128 p.
- [35] "Captec Entreprise, Fluxmètre thermique", disponible sur : <https://www.captec.fr/fluxmetre-thermique>, (dernière consultation : 11 juillet 2020)
- [36] "TECPEL, Thermometer Thermocouples", disponible sur : <https://www.tecpel.com.tw/thermocouples.html>, (dernière consultation : 11 juillet 2020)

Annexe 1 : Validation du régime asymptotique pour la taille maillage

Afin de vérifier l'influence des différents paramètres sur la validité des résultats obtenus lors de l'étude, l'influence de la taille des éléments utilisés a été vérifiée. En effet, affiner la taille du maillage modifie le résultat obtenu ; cependant, en deçà d'une certaine taille, diminuer la taille des éléments n'a plus d'influence. Pour valider la taille des éléments, la température mesurée à la surface de la puce a été utilisée. La taille des éléments a ensuite été réduite jusqu'à ce que la différence de température entre deux modèles consécutifs soit inférieure à 1°K. Les tables 11.1 et 11.2 montrent les résultats obtenus en diminuant la taille des éléments parallélépipédique, la table 7.3 montre les résultats obtenus en diminuant la taille des éléments dans le box.

Tableau 0-1 : Variation taille maillage parallélépipédique (en dehors du box maillé plus finement), en X et Y

Taille des éléments perpendiculairement au flux en mm (axe x et y)	0.01	0.005	0.0025
Température (Kelvin)	838.2009	840.7021	841.0702
Différence (K)	0	2.5012	0.3681

Tableau 0-2 : Variation taille maillage parallélépipédique (en dehors du box maillé plus finement), en Z

Taille des éléments parallèlement au flux (axe z)	0.005	0.0025	0.001
Température (Kelvin)	838.2009	840.7021	841.0702
Différence (K)	0	2.5012	0.3681

La taille des éléments selon l'axe Z pour les éléments parallélépipédiques est plus faible que la taille des éléments selon les axes X et Y. Le flux imposé sur l'assemblage est imposé selon Z, c'est lui qui représente la tête de chauffe de la machine de thermocompression. Il est donc important d'avoir une plus grande précision selon Z. Réduire la taille des éléments selon X et Y a pour intérêt de réduire l'apparition de défauts au niveau des points de contact entre les différents éléments. Sur la figure 11.1, il est possible d'observer des différences importantes de flux thermique aux points de contact entre le matériau d'interconnexion et les autres matériaux. Ceci est la conséquence de maillages trop différents entre la box et le maillage parallélépipédique provoquant des problèmes d'interpolations à la frontière entre les deux zones. Les paramètres pour la figure 11.1 sont les mêmes que pour la figure 5.3. On peut observer de grosses différences de flux aux limites de l'élément d'interconnexion.

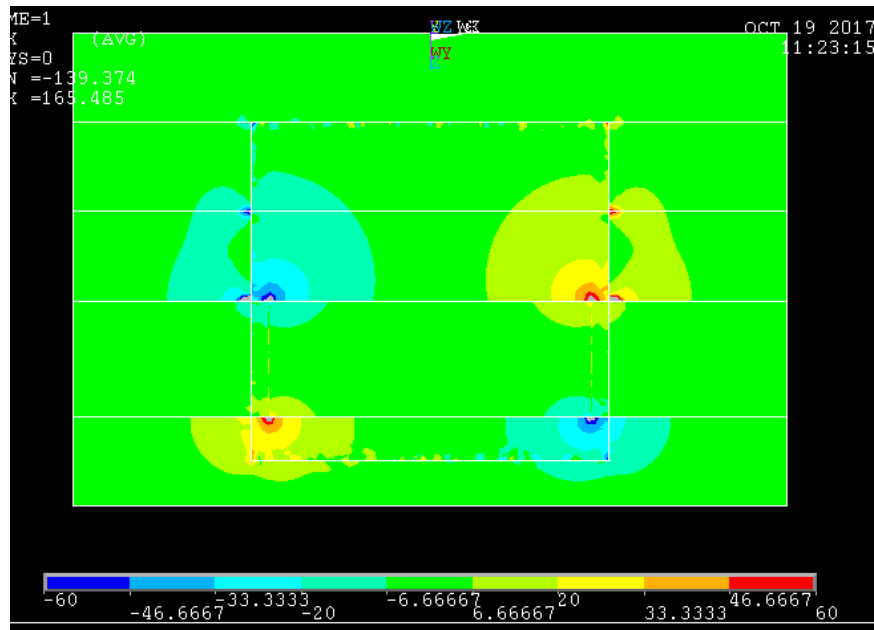


Figure 0-1 : Flux thermique (W.mm^{-2}) selon la direction X après la résolution par ANSYS APDL

Tableau 0-3 : Variation taille des éléments dans Surface Evolver (éléments dans le box maillé finement qui inclut le C4)

Paramètre entré dans Evolver pour la dimension des éléments de la boîte maillée finement	2×10^{-7}	2×10^{-8}	2×10^{-9}	2×10^{-10}
Température (Kelvin)	841.0744	842.9281	844.6281	844.6315
Différence (K)	0	1.8537	1.7000	0.007

La taille des éléments donnés dans Surface Evolver correspond à un volume à atteindre pour les éléments à l'intérieur du box maillé plus finement qui contient le C4, une partie de «l'underfill», une partie de la puce et une partie du laminé

La taille des éléments a été réduite jusqu'à ce que le gain en précision sur la température soit inférieure à 1K. Pour tous les paramètres qui ont été modifiés, le gain en précision sur la dernière itération est inférieur à 0.1%. Diminuer la taille des éléments au-delà de la dernière valeur présentée dans les tableaux 11.1 à 11.3 ne permettrait qu'un gain très faible en précision mais demanderait un temps de calcul beaucoup plus important pour construire le modèle et le résoudre sous ANSYS.

Finalement la tailles des éléments parallélépipédiques retenus est de 0.005mm en X et Y et de 0.001mm en Z. Le paramètre entré dans Evolver est de 2×10^{-10} .

